

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА



С 344.38
Б-24

10 - 9154

И.П.Барабаш, В.Н.Белик, О.И.Елизаров, Г.П.Жуков,
А.Б.Мельничук, В.В.Снеговая, Хорости Яношне,
В.Д.Шибает

4648/2-75

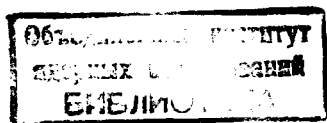
ВХОДНОЕ УСТРОЙСТВО СПЕКТРОМЕТРА ДИН-1М

1975

10 - 9154

И.П.Барабаш, В.Н.Белик, О.И.Елизаров, Г.П.Жуков,
А.Б.Мельничук, В.В.Снеговая, Хорости Яношне,
В.Д.Шибает

ВХОДНОЕ УСТРОЙСТВО СПЕКТРОМЕТРА ДИН-1М



Входное устройство спектрометра ДИН-1М предназначено для проведения многопараметровых измерений типа "время-номер датчика". Оно используется вместе с регистрирующей частью анализатора АИ-4096.

Входное устройство (рис. 1) состоит из следующих основных частей:

1. Временной кодировщик (ВК).
2. Буферное запоминающее устройство (БЗУ).
3. Схема приема информации (СПИ).
4. Кодировщик номера детектора (КНД).
5. Входной регистр (Вх.Р).
6. Выходной регистр (Вых.Р).
7. Блок формирователей (БФ).
8. Контроллер каркаса (КК).
9. Программный контроллер (ПК) вместе с блоком хранения программ (БП).
10. Магнитное запоминающее устройство анализатора АИ-4096 (МЗУ).

Подаваемые на входы СПИ (максимальное число входов 16) детекторные сигналы фазируются импульсами серии опроса. Эти импульсы, период которых определяется мертвым временем БЗУ (в данном входном блоке он равен 4 мкс), задаются генератором тактовых импульсов ВК. Информация с выхода СПИ в виде параллельного кода, состоящего из двоичного временного кода и линейного кода номера детектора, поступает либо непосредственно на Вх.Р, либо (если он занят) временно, до его освобождения, запоминается в БЗУ. Вх.Р является блоком, выполненным в стандарте КАМАК, поэтому через ЛИНИЮ СВЯЗИ, к которой, кроме него, подключены также блоки ВК, КНД, Вых.Р, КК, ПК, он может

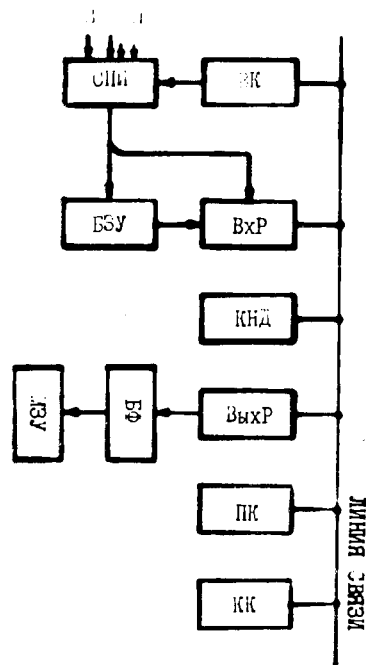


Рис. 1. Блок-схема входного устройства. ВК - временной кодировщик, Вх.Р - входной регистр, КНД - кодировщик номера детектора, ПК - программный контроллер, КК - контроллер каркаса, СПИ - схема приема информации, БЗУ - буферное запоминающее устройство, БФ - блок формирователей, МЗУ - магнитное запоминающее устройство.

взаимодействовать с этими блоками стандартным образом (используя логику стандарта КАМАК) при управлении всем взаимодействием с помощью КК и ПК.

Двоичный временной код из Вх.Р заносится на 1+10 разряды Вых.Р, а информация о номере детектора - на буферный регистр КНД, где происходит последовательное двоичное кодирование соответствующих детекторных входов. С выхода КНД двоичный код номера

детектора заносится на 9+12 разряды Вых.Р. Образующийся при этом на Вых.Р 12-разрядный двоичный код через БФ поступает на адресный регистр МЗУ в качестве адреса, по которому регистрируется информация с соответствующего детекторного входа.

После окончания регистрации из КНД на Вых.Р подается двоичная информация о номере следующего детектора, импульс с которого поступил в том же периоде опроса. Временной адрес остается без изменения. После каждой регистрации в МЗУ соответствующий триггер буферного регистра КНД сбрасывается. Сброс всех триггеров этого регистра служит сигналом к приему новой информации из Вх.Р. Ниже приводится краткое описание блоков входного устройства.

1. Временной кодировщик (рис.2) (ВК-4)

Технические характеристики

- | | |
|---|-------------------------------|
| 1. Число каналов | - 256, 512, 1024. |
| 2. Частота задающего генератора | - 10^6 Гц. |
| 3. Ширина канала | - $(8+1024) \cdot 10^{-6}$ с. |
| 4. Возможно группирование каналов с независимой установкой ширины канала и числа каналов в группе, а также с независимой установкой временной задержки каждой группы. | |
| 5. Число групп | - 8. |
| 6. Шаг задержки | - $(8+1024) \cdot 10^{-6}$ с. |

Временной кодировщик (блок-схема приведена на рис. 2) состоит из следующих основных узлов:

- 1) кварцевый генератор (КГ),
- 2) делитель частоты,
- 3) адресный счетчик,
- 4) счетчик задержки и его дешифратор,
- 5) счетчик выбора групп и его дешифратор,
- 6) схема выбора ширин каналов групп,
- 7) коммутирующие устройства для выбора ширины канала и шага задержки.

Временной кодировщик содержит также фазирующее устройство и схемы, обеспечивающие выдачу и прием

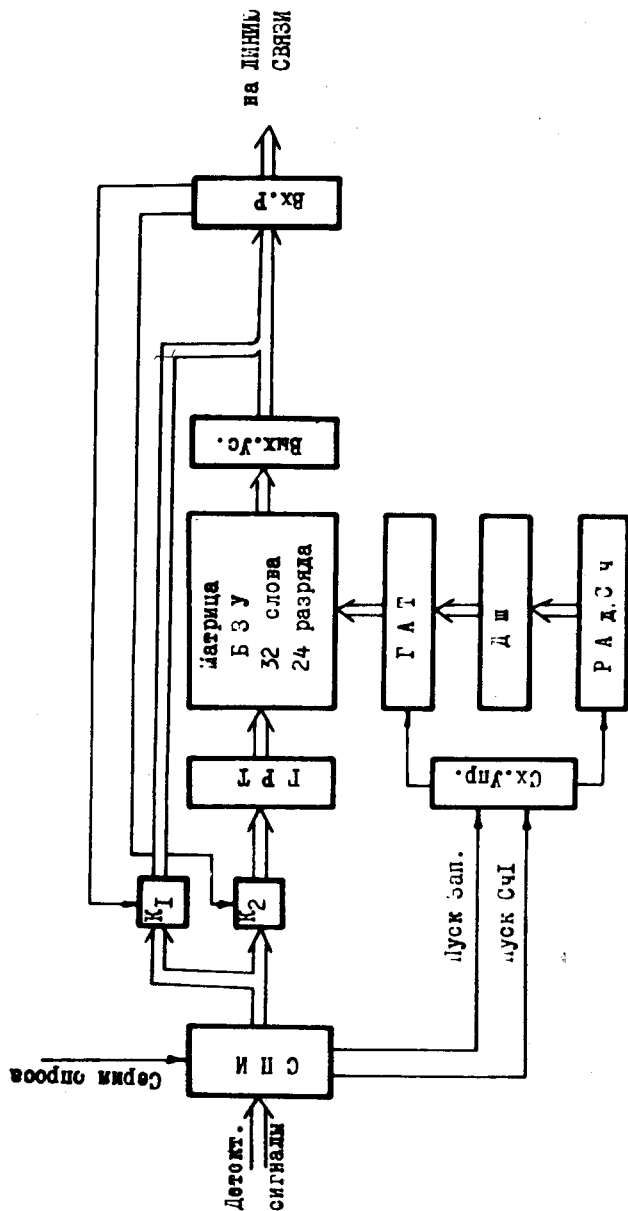


Рис. 3. Блок-схема буферного запоминающего устройства.

пает импульс "Пуск Зап.", обеспечивающий начало работы БЗУ в режиме записи. Для получения импульса "Пуск Зап." выходы всех фазирующих устройств объединены схемой ИЛИ. В качестве памяти БЗУ используются стандартные плоскости на ферритовых сердечниках по 256 бит каждая. Для того, чтобы регистрировать 32 двадцатичетырехразрядных кода, используются четыре плоскости. Коммутация адресных токов осуществляется с помощью реверсивного адресного счетчика (РАДСч), изменяющего направление счета при переходе от считывания к записи и наоборот, дешифратора состояния РАДСч (Дш) и генераторов адресных токов (ГАТ). Следует отметить, что режим считывания в БЗУ запускается двумя сигналами. Если ВК ведет отсчет времени (т.е. внутри временного окна), считывание из БЗУ запускается импульсами "Пуск Сч.1", которые являются неиспользованными импульсами опроса, когда за период опроса ни на одном из входов не появился детекторный импульс. Вне временного окна, когда импульсы опроса отсутствуют, режим считывания запускается внутренним генератором, расположенным в Сх.Упр., период колебаний которого равен 4 мкс. В обоих случаях обязательным условием считывания должно быть наличие информации в БЗУ и отсутствие информации на Вх.Р.

СПИ и БЗУ выполнены в одном корпусе стандарта ОИЯИ.

3. Входной регистр

Входной регистр выполнен в виде стандартной кассеты, занимающей в корпусе КАМАК одну станцию. Входные сигналы поступают через разъем на передней панели и по установочным входам вводят соответствующие триггеры регистра. Число разрядов регистра - 24. При занесении информации на Вх.Р генерируется сигнал LAM. В работе регистра используются следующие команды:

- A(0)F(0) - чтение (Q=1, X=1),
- A(0)F(6) - чтение (Q=1, X=1),

- A(0)F(8) - проверка запроса ($Q=1, X=1$),
- A(0)F(10) - гашение запроса ($Q=0, X=1$),
- A(0)F(24) - запрет LAM ($Q=0, X=1$),
- A(0)F(26) - разрешение LAM ($Q=0, X=1$).

4. Кодировщик номера детектора

Используемый кодировщик номера детектора позволяет избежать непроизводительной траты времени при опросе нулевых разрядов и тем самым повысить быстродействие. С этой целью в нем используется схема опроса, состоящая из схем И-НЕ, каждая из которых потенциально управляется как выходом соответствующего разряда буферного регистра, так и выходами всех предыдущих схем И-НЕ с индивидуальным сбросом каждого опрошенного разряда после кодирования соответствующей ему информации.

На рис. 4 приведена функциональная схема восьми-разрядного кодировщика номера детектора (в нашем входном устройстве используются две такие схемы). Опрос буферного регистра (1) осуществляется схемой опроса (2), состоящей из восьми потенциально-управляемых схем И-НЕ. Первая схема И-НЕ, управляемая только выходом первого разряда буферного регистра, имеет только один вход, последняя же, восьмая, схема имеет восемь входов. Из всех схем И-НЕ может быть открыта только одна схема, соответствующая самому младшему значащему разряду буферного регистра. Выход этой схемы блокирует все последующие схемы И-НЕ. После кодирования шифратором (3) информации, соответствующей рассматриваемому разряду буферного регистра, схема сброса (4) осуществляет сброс этого разряда. Открытая до этого момента схема И-НЕ закрывается, снимая блокировку одного из входов всех последующих схем И-НЕ. Одна из них, соответствующая следующему по порядку значащему разряду, открывается, блокируя все последующие схемы И-НЕ и подавая сигнал для кодирования соответствующей информации.

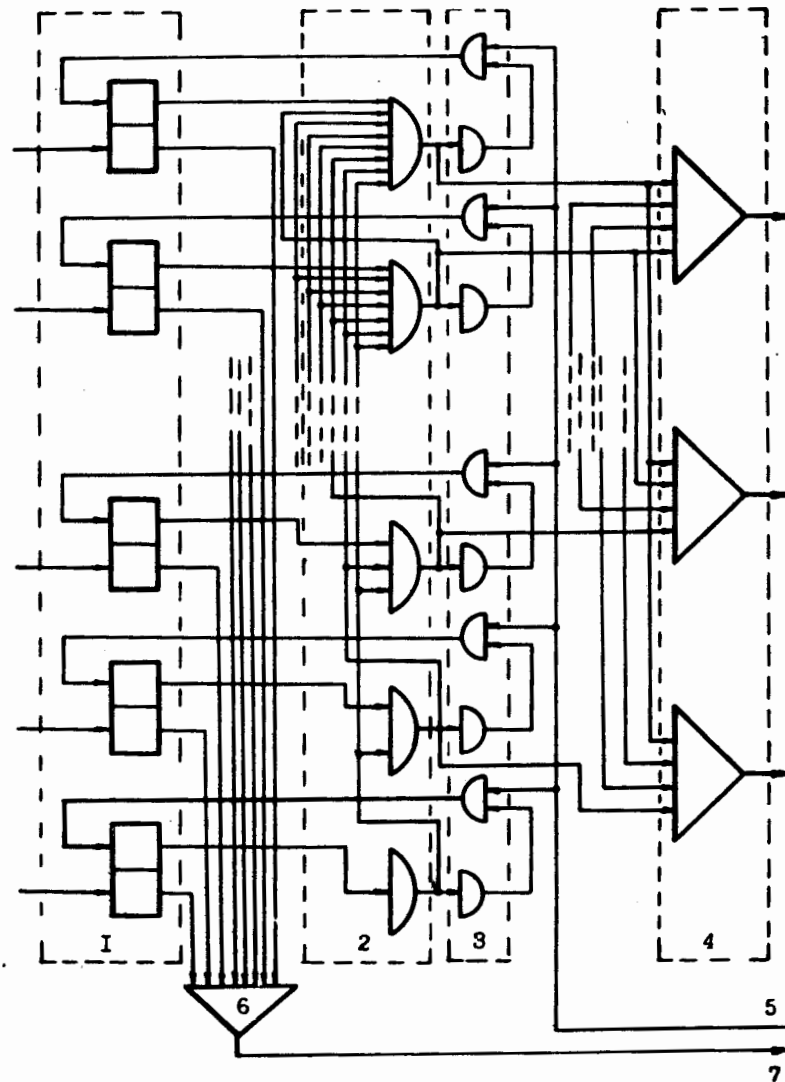


Рис. 4. Функциональная схема кодировщика номера датчика.

Схема шифратора состоит из трех схем ИЛИ, подключенных к выходам схемы опроса, чтобы номеру каждой открытой схемы И-НЕ в схеме опроса однозначно соответствовал двоичный код на выходе схемы шифратора.

Схема сброса буферного регистра, обеспечивающая автономный сброс каждого его разряда, состоит из восьми клапанов, управляемых выходами схемы опроса. При наличии информации в буферном регистре в открытом состоянии может находиться только один клапан, при отсутствии ее все клапаны закрыты. Импульс (5), определяющий конец регистрации кода номера детектора, проходит через открытый клапан для сброса соответствующего разряда буферного регистра.

Схема ИЛИ (6), объединяющая выходы всех разрядов буферного регистра, служит для определения конца кодирования и записи информации, соответствующей последнему значащему разряду. Сигнал (7), образуемый при этом на выходе сборки, служит для записи на буферный регистр кодировщика номера детектора новой информации.

Кодировщик номера детектора (КНД) выполнен в виде двух стандартных кассет КАМАК одинарной ширины.

Используемые команды:

A(0)F(16) - запись информации, поступающей по шинам W9 ÷ W24 ЛИНИИ СВЯЗИ в буферный регистр КНД;

A(0)F(0) - выдача закодированной информации на шины R1 ÷ R4 ЛИНИИ СВЯЗИ;

A(0)F(27) - проверка наличия сигнала LAM.

При выполнении всех команд X=1, Q=1.

5. Выходной регистр 7260 (Вых.Р)

Блок предназначен для хранения 13-разрядного параллельного кода и выдачи его на контакты разъема, расположенного на передней панели, в параллельном или последовательно-параллельном виде.

Выходные схемы блока допускают нагрузку до 48 мА. Длительность импульсов считываемого кода - 0,5 мкс:

Перечень используемых команд:

A(0)[F(6)+F(16)] - прием информации с шин W1 ÷ W13 в 1+13 разряды регистра, выдача на передний разъем информации из 1+4 разрядов и сигнала синхронизации.

A(2)[F(6)+F(16)] - прием информации с шин W1 ÷ W3 в 9+11 разряды регистра, выдача информации из 5+8 разрядов, сигнала синхронизации и сигнала "Конец передачи".

A(3)[F(6)+F(16)] - выдача информации из 9+12 разрядов, сигнала синхронизации и сигнала "Конец передачи".

A(0)F(9) - сброс содержимого регистра.

A(2)F(0) - выдача информации из 1+13 разрядов и сигнала синхронизации.

C - сброс регистра.

Z - сброс регистра.

При выполнении перечисленных команд выдается сигнал X.

6. Блок формирователей (БФ)

Блок предназначен для приема данных в параллельном коде из блока "Выходного регистра" и передачи их, после соответствующего усиления, на кабель. Блок (см. рис. 5) содержит 14 идентичных усилителей. Каждый усилитель состоит из двух каскадов: обычного, инвертирующего, на транзисторе ГТ321Е, включенного по схеме с общим эмиттером, и эмиттерного повторителя на транзисторах ГТ321Е и КТ603А. Благодаря разнополярным транзисторам, повторитель хорошо передает как положительные, так и отрицательные фронты импульсов. Стабилитрон Д815Е служит для питания эмиттерного повторителя напряжением порядка 8В.

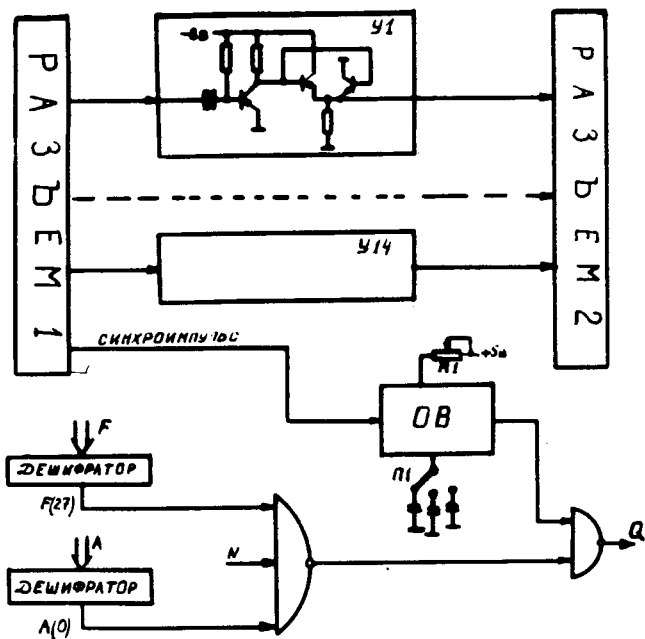


Рис. 5. Функциональная схема блока формирователей.

Амплитуда входных сигналов - 3+4 В, причем высокому уровню соответствует логическая "1". Амплитуда выходных сигналов - 7+8 В, причем логическому "0" соответствует уровень 0 В.

Кроме усилителей, блок содержит схему имитации мертвого времени устройства обработки информации (МЗУ). Схема состоит из одновибратора, дешифратора кода операции и схемы формирования сигнала 0. Схема имитации действует следующим образом. Импульс синхронизации очередного слова запускает одновибратор. Выдержка одновибратора равна мертвому времени анализатора. Команда $A(0)F(27)$ опрашивает блок. В случае, если одновибратор находится во взведенном состоянии, ответом на команду будет сигнал $Q=1$ на контакте 63 ЛИНИИ СВЯЗИ. Если команда опроса пришла позже того, как одновибратор отработал импульс, Q будет равен 0.

Выдержка одновибратора может грубо регулироваться переключателем П1 на задней панели блока (10, 20, и 30 мкс), а также - плавно с помощью переменного резистора Р1.

Блок использует два номинала напряжения питания: +6 В, снимаемого с контакта 3 ЛИНИИ СВЯЗИ, и -24 В - с контакта 13.

7. Программный контроллер (ПК)

Программный контроллер 7220 - цифровой блок общего назначения - предназначен для осуществления автоматических передач данных и сигналов управления между модулями пользователей, выполненными в стандарте КАМАК/1/. Блок работает совместно с контроллерами каркасов типа А и блоками программ. Может использовать все возможности, заложенные в модуле, и занимать любое место в каркасе, кроме станции контроллера каркаса. Не имеет выхода на ЛИНИЮ СВЯЗИ. Допускает подсоединение до 3-х блоков программ, каждый емкостью до 31 слова-команды.

Более подробное описание программного контроллера приведено в /2/.

8. Блок программы (БП)

Блок программ представляет собой постоянное запоминающее устройство, выполненное в виде запаянной диодной матрицы. Блок предназначен для взаимодействия с программным контроллером 7220 и хранит фиксированную программу. Программа может меняться путем перепайки диодов. Максимальная емкость одного блока программ - 32 24-разрядных слова. Блок программ может быть непосредственно подключен к программному контроллеру 7220.

Блок программ выполнен в виде стандартного блока КАМАК единичной ширины.

9. Контроллер каркаса (КК)

Контроллер каркаса типа А представляет собой цифровой блок, предназначенный для передач информации между модулями пользователей, выполненными в стандарте КАМАК, и приводом ветви. Привод ветви может представлять собой либо программный контроллер, работающий без использования ЭВМ, либо специальный блок, управляемый ЭВМ.

Блок полностью соответствует спецификациям КАМАК / EUR 4100,4600. Описание блока приведено в ^{13/}.

Заключение

Входное устройство спектрометра ДИН-1М успешно эксплуатируется с июня 1973 года в экспериментах по изучению дважды дифференциальных сечений рассеяния нейтронов на различных материалах.

Авторы считают своим долгом выразить благодарность В.Н.Сотникову за помощь в работе, Н.В.Мешкову за полезные дискуссии и В.Г.Купцову за монтаж ряда схем.

Л и т е р а т у р а

1. САМАС – a Modular Instrumentation System for Data Handling, EUR 4100e (1972).
2. О.И.Елизаров, Г.П.Жуков. Сообщение ОИЯИ, Р10-6554, Дубна, 1972.
3. В.Н.Белик, О.И.Елизаров, Г.П.Жуков. Сообщение ОИЯИ, 13-6977, Дубна, 1973.

Рукопись поступила в издательский отдел
10 сентября 1975 года.