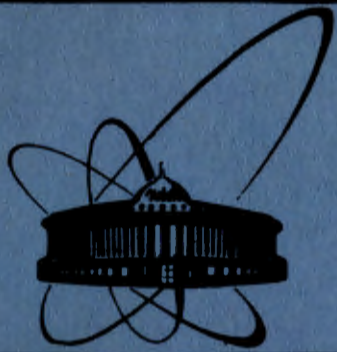


9/1-84



ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА

272/84

10-83-714

Б.Н.Гуськов, В.А.Калинников, В.Р.Крастев,
А.Н.Максимов, Н.М.Никитюк

**БЫСТРОДЕЙСТВУЮЩИЙ
ПАРАЛЛЕЛЬНЫЙ СЧЕТЧИК**

Направлено в журнал
"Приборы и техника эксперимента"

1983

В качестве устройств для отбора количества частиц, одновременно прошедших через годоскопическую плоскость детектора заряженных частиц, широкое применение находят мажоритарные схемы совпадений. Основными параметрами таких устройств являются: кратность совпадений T , число входов N и задержка выходных сигналов относительно входных T_3 . В таких устройствах в основном используются микросхемы типа И-НЕ/1/ и полусумматоры/2-4/. Устройство отбора, описываемое в настоящей статье, построено на базе параллельного счетчика, который выполнен на полных сумматорах/5,6/. Параллельный счетчик - это устройство, которое подсчитывает число сигналов, поступающих одновременно на входы. Данные на входы параллельного счетчика поступают в позиционном коде, а на выходах получается соответствующий ему двоичный код. Использование параллельных счетчиков позволяет создавать не только мажоритарные схемы совпадений, но и устройства отбора с более широкими возможностями. Теоретические и практические аспекты создания параллельных счетчиков рассматриваются в работе/7/. Процедура построения параллельных счетчиков включает в себя группирование всех входов в наборы по три, которые подключаются ко входам одноразрядных полных сумматоров первой ступени.

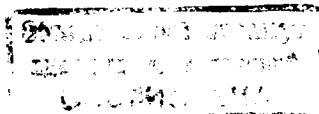
Следующий каскад счетчика выполняется на двухразрядных полных сумматорах, на входы младших разрядов которых поступает результат суммы с двух сумматоров первой ступени, а на входы старших - результаты переноса. Схема на большее число входов организуется аналогичным образом. На рис.1 приведена блок-схема параллельного счетчика, содержащего $N = 2k + 1$ входов и n двоичных выходов счетчика. Количество N_1 одноразрядных сумматоров, требуемых для построения параллельного счетчика, определяется из выражения/7/: $N_1 = 2^n - n - 1$.

Величина задержки T_3 определяется из неравенства/7/: $T_3 \leq [2(\log_2 N) - 1] \tau_3$, где τ_3 - время задержки одного сумматора.

На рис.2 приведена принципиальная схема части устройства, которая состоит из:

- параллельного счетчика на 31 вход, выполненного на полных сумматорах SM1-13;
- триггерного регистра на 4 входа T17-18 и двух параллельно включенных дешифраторов DC19-20.

С целью упрощения рисунка здесь не показаны преобразователи входных сигналов из уровня NIM в уровни ECL, которые представляют собой эмиттерные повторители. В устройстве используются микросхемы 500-й серии/8/. Как уже отмечалось выше, схема счет-



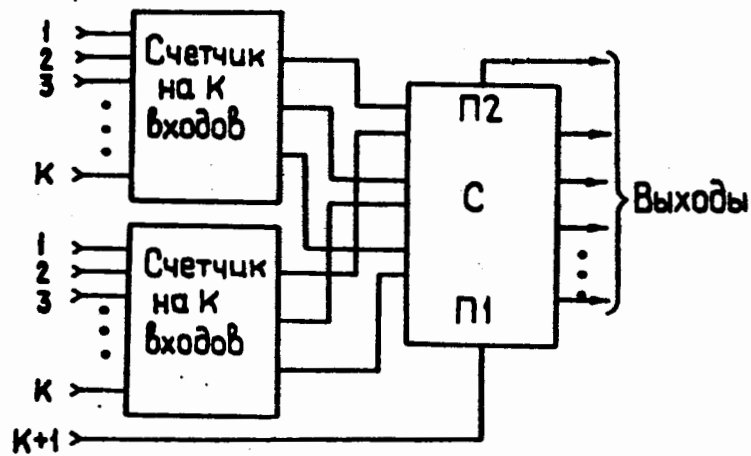


Рис.1. Блок-схема параллельного счетчика, содержащего $2K + 1$ вход. С - сумматор, П1 - вход сигнала переноса, П2 - выход сигнала переноса.

чика построена по модульному принципу. Счетчик Сч.1 имеет семь входов 1-7 и три выхода 1-3. Его схема построена на четырех одно-разрядных сумматорах, причем одна микросхема состоит из двух аналогичных сумматоров. Здесь приняты следующие обозначения: А и В - входы слагаемых; H и E - входы и выходы для сигналов переноса соответственно. Цифры у соответствующих входов и выходов микросхемы SM1 обозначают номера контактов. Модуль счетчика Сч.2 имеет также 7 входов 8-14 и включает в себя микросхемы 3 и 4. Совместно с 3-разрядным сумматором, выполненным на микросхемах 10 и 11, образуется параллельный счетчик на 15 входов. Аналогичную структуру имеет параллельный счетчик на 15 входов, содержащий модули Сч.3 и Сч.4. Микросхемы 14,15 и 16 предназначены для выравнивания задержек входных сигналов.

Рассмотрим кратко работу устройства в целом.

Позиционный код, соответствующий логическим единицам, на входах 1-31 преобразуется в 4-разрядный двоичный код, который формируется на выходах сумматоров SM12-13. При этом предполагается, что одновременно на входы 1-31 поступает не более 15 сигналов. Данные с выходов сумматоров SM12-13 поступают на входы регистра Т17-18, выходы которого соединены со входами дешифраторов DC19-20 и со входами элемента ИЛИ 1 /рис.3/. Первым по времени сигналом, поступившим на входы этого элемента, запускается одновибратор ОВ-1. Длительность сигналов на выходе одновибратора ОВ-1 может регулироваться в пределах 10 ± 50 нс. Наличие одновибратора ОВ-1 позволяет сгладить рассогласование времени прихода входных сигналов и различие времени распространения сигналов в цепях счетчика. Передним фронтом импульса F,

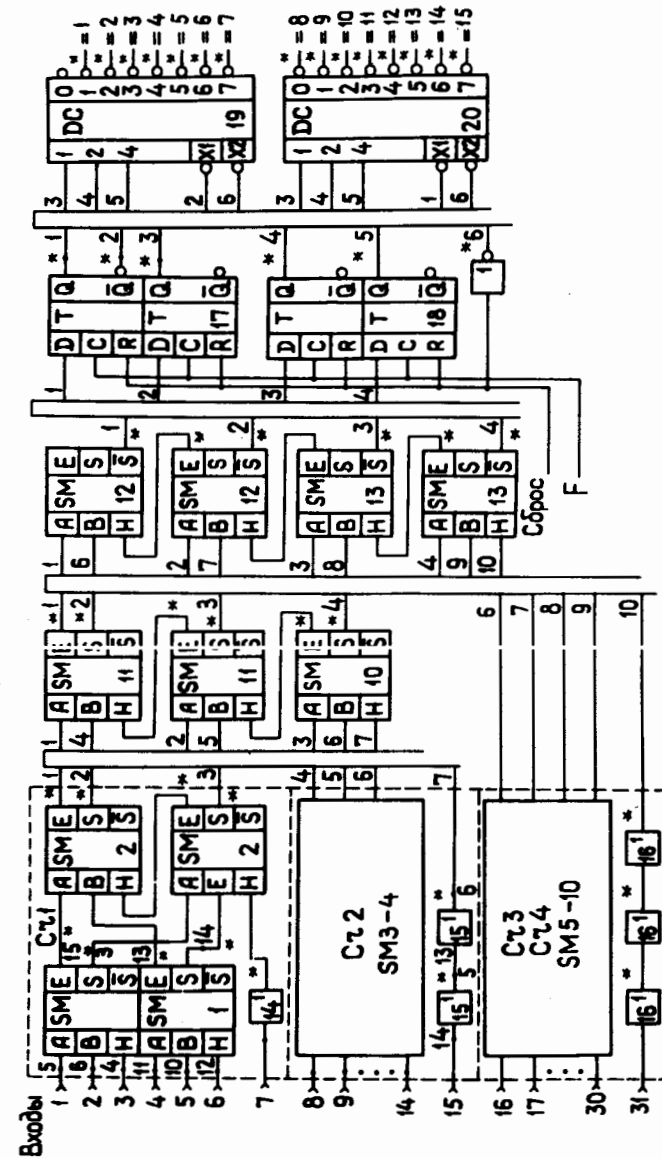


Рис.2. Принципиальная схема параллельного счетчика. 1-31 - информационные входы: микросхемы SM1-13 - К 500 ИМ 180; Т17-18 - К500ТМ131; DC19-20 - К500ИД1162; 14-16 - К500ТМ101. Знаком* обозначены резисторы на выходах всех микросхем величиной 1 кОм.

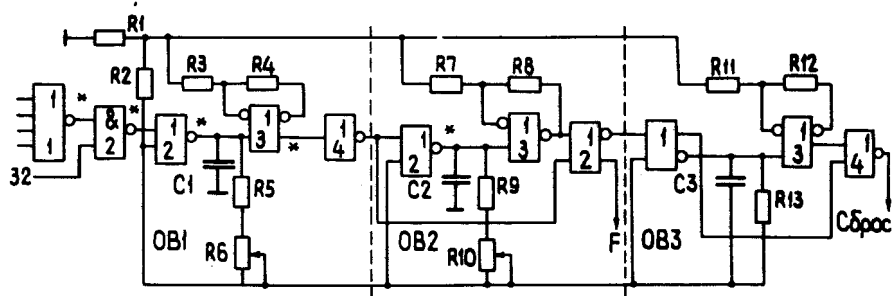


Рис.3. Схема формирования сигнала сброса регистра и синхронизации. Микросхемы 1 - К500ЛМ109; 2,4 - К500ЛМ102; 3 - К500ЛМ116. Конденсаторы: C1 - 300 пФ; C2 - 2400 пФ и C3 - 1000 пФ. Резисторы: R1 - 1,1 кОм; R2, R3, R7, R11 - 100 Ом; R4, R8, R12 - 200 Ом; R5, R9, R13 - 1,3 кОм; R6, R10 - 1 кОм; 32 - вход запрета.

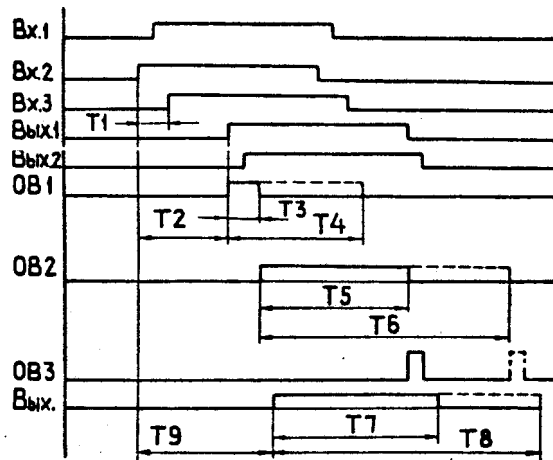


Рис.4. Временная диаграмма работы счетчика: T1 - временное рассогласование поступления двух входных сигналов; T2 - время задержки выходных сигналов счетчика относительно входных; T3 и T4 - минимальная и максимальная длительности импульса одновибратора OB-1; T5 и T6 - минимальная и максимальная длительности импульса одновибратора OB-2; T7 и T8 - минимальная и максимальная длительности выходного сигнала; T9 - минимальная задержка сигналов, формируемых на выходах дешифраторов. Vых.1, Vых.2 - выходы 3,4 сумматора SM13.

поступающим с выхода одновибратора OB-2, производится занесение двоичного кода на регистр T17-18. На выходе одновибратора OB-2 формируется импульс, регулируемый в пределах $75 \div 120$ нс. С помощью этого одновибратора производится формирование по длительности выходных сигналов счетчика. На выходе одновибратора OB-3 формируется импульс сброса на "0" триггеров регистра.

На выходах дешифраторов формируется унитарный код. Выходы дешифраторов через преобразователи уровней ECL-NIM /на рис.2 не показаны/ подключены к выходам прибора. Кроме того, функциональные возможности параллельного счетчика позволяют также легко получить информацию о количестве поступающих на входы счетчика сигналов типа: $\geq 1, \geq 2, \dots, \geq 15$ путем объединения с помощью элементов ИЛИ-НЕ соответствующих выходов дешифраторов DC19 и DC20.

На рис.4 приведена временная диаграмма работы счетчика для случая, когда сигналы поступают одновременно на три входа устройства Vx.1÷Vx.3.

КРАТКИЕ ХАРАКТЕРИСТИКИ БЛОКА

Входы

Число входов	- 31 вход совпадений - 1 вход запрета, 50 Ом
Полярность	- отрицательная
Уровень логического нуля	- $0 \text{В} + 0,1 \text{В}$
Уровень логической единицы	- $-0,8 \text{В} + 0,1 \text{В}$
Длительность входных сигналов	- не менее 50 нс
Кратность совпадений	- не более 15

Выходы

Минимальная задержка	- 43 нс
Длительность выходного сигнала	- $75 \div 120$ нс
Уровень логического нуля	- $0 + 0,1 \text{В}$
Уровень логической единицы	- $0,8 + 0,1 \text{В}$
Длительность фронта	- не более 5 нс
Мертвое время	- T7 + 2 нс
Минимальное разрешающее время	- T3 + 1 нс
Питание	- -5 В
Потребление	- 1,7 А
Микросхемы	- серия К500 /35 корпусов/.

Схема выполнена в стандарте КАМАК и занимает блок тройной ширины.

ЛИТЕРАТУРА

1. Басиладзе С.Г., Маньяков П.К., Парфенов А.Н. ОИЯИ, 13-7056, Дубна, 1973.
2. Bertolucci B., Horelick D., Rosche F. IEEE Transaction on Nuclear Science, 1972, vol. NS -19, No.1, p.526-533.
3. Басиладзе С.Г., Гвоздев В.Я. ОИЯИ, 13-7603, Дубна, 1973.
4. Басиладзе С.Г., Нгуен Тхи Ша, Парфенов А.Н. ПТЭ, 1981, № 5, с.92-96.
5. Braunsfurth J., Geske K. Nucl.Instr.and Meth., 1976, vol.134, No.2, p.379-386.
6. Brand A. et al. Nucl.Instr.and Meth., 1975, vol.126, No.4, p.519-527.
7. Swartzlander E. IEEE Transaction on Computers, 1973, vol.C-22, No.11, p.1021-1024.
8. Аналоговые и цифровые интегральные схемы. /Под ред. С.В.Якубовского/. "Сов.радио", М., 1979.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

ДЗ-11787	Труды III Международной школы по нейтронной физике. Алушта, 1978.	3 р. 00 к.
Д13-11807	Труды III Международного совещания по пропорциональным и дрейфовым камерам. Дубна, 1978.	6 р. 00 к.
	Труды VI Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1978 /2 тома/	7 р. 40 к.
Д1,2-12036	Труды V Международного семинара по проблемам физики высоких энергий. Дубна, 1978	5 р. 00 к.
Д1,2-12450	Труды XII Международной школы молодых ученых по физике высоких энергий. Приморско, НРБ, 1978.	3 р. 00 к.
	Труды VII Всесоюзного совещания по ускорителям заряженных частиц, Дубна, 1980 /2 тома/	8 р. 00 к.
Д11-80-13	Труды рабочего совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике, Дубна, 1979	3 р. 50 к.
Д4-80-271	Труды Международной конференции по проблемам нескольких тел в ядерной физике. Дубна, 1979.	3 р. 00 к.
Д4-80-385	Труды Международной школы по структуре ядра. Алушта, 1980.	5 р. 00 к.
Д4-81-543	Труды VI Международного совещания по проблемам квантовой теории поля. Алушта, 1981	2 р. 50 к.
Д10,11-81-622	Труды Международного совещания по проблемам математического моделирования в ядерно-физических исследованиях. Дубна, 1980	2 р. 50 к.
Д1,2-81-728	Труды VI Международного семинара по проблемам физики высоких энергий. Дубна, 1981.	3 р. 60 к.
Д17-81-758	Труды II Международного симпозиума по избранным проблемам статистической механики. Дубна, 1981.	5 р. 40 к.
Д1,2-82-27	Труды Международного симпозиума по поляризационным явлениям в физике высоких энергий. Дубна, 1981.	3 р. 20 к.
Р18-82-117	Труды IV совещания по использованию новых ядерно-физических методов для решения научно-технических и народнохозяйственных задач. Дубна, 1981.	3 р. 80 к.
Д2-82-568	Труды совещания по исследованиям в области релятивистской ядерной физики. Дубна, 1982.	1 р. 75 к.
Д9-82-664	Труды совещания по коллективным методам ускорения. Дубна, 1982.	3 р. 30 к.
Д3,4-82-704	Труды IV Международной школы по нейтронной физике. Дубна, 1982.	5 р. 00 к.

Рукопись поступила в издательский отдел
17 октября 1983 года.

Заказы на упомянутые книги могут быть направлены по адресу:
101000 Москва, Главпочтамт, п/я 79
Издательский отдел Объединенного института ядерных исследований

**ТЕМАТИЧЕСКИЕ КАТЕГОРИИ ПУБЛИКАЦИЙ
ОБЪЕДИНЕННОГО ИНСТИТУТА ЯДЕРНЫХ
ИССЛЕДОВАНИЙ**

Индекс	Тематика
1.	Экспериментальная физика высоких энергий
2.	Теоретическая физика высоких энергий
3.	Экспериментальная нейтронная физика
4.	Теоретическая физика низких энергий
5.	Математика
6.	Ядерная спектроскопия и радиохимия
7.	Физика тяжелых ионов
8.	Криогеника
9.	Ускорители
10.	Автоматизация обработки экспериментальных данных
11.	Вычислительная математика и техника
12.	Химия
13.	Техника физического эксперимента
14.	Исследования твердых тел и жидкостей ядерными методами
15.	Экспериментальная физика ядерных реакций при низких энергиях
16.	Дозиметрия и физика защиты
17.	Теория конденсированного состояния
18.	Использование результатов и методов фундаментальных физических исследований в смежных областях науки и техники
19.	Биофизика

Гуськов Б.Н. и др.

10-83-714

Быстродействующий параллельный счетчик

Приводится описание принципиальной схемы быстродействующего параллельного счетчика, содержащего 31 вход. Счетчик предназначен для быстрого отбора количества частиц, одновременно прошедших через годоскопическую плоскость детектора заряженных частиц. Минимальная задержка выходных сигналов относительно входных составляет 43 нс.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Препринт Объединенного института ядерных исследований. Дубна 1983

Guskov B.N. et al.

10-83-714

Fast Parallel Counter

A block-diagram of a fast parallel counter which has 31 inputs are described. The counter is used for fast selecting by the number of particles passed across a hodoscopic plane of the charged particle detector. Minimum delay of output pulses in respect to input pulses is 43 ns.

The investigation has been performed at the Laboratory of High Energies, JINR.

Preprint of the Joint Institute for Nuclear Research, Dubna 1983

Перевод О.С.Виноградовой