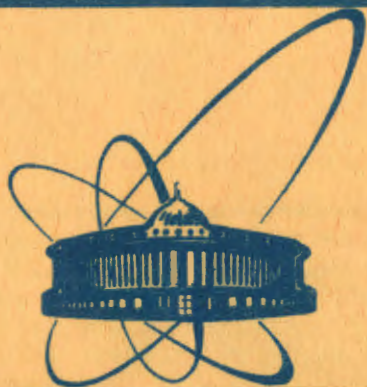


e +



сообщения  
Объединенного  
института  
ядерных  
исследований  
Дубна

2557/83

16/5-83  
10-83-64

Т.В.Беспалова, И.А.Голутвин, Д.А.Смолин

ПОДКЛЮЧЕНИЕ СТАНДАРТНОЙ ВЕТВИ КАМАК  
К ЭВМ СМ-3, СМ-4

1983

С появлением в распоряжении пользователей малых ЭВМ серии СМ с системным интерфейсом ввода-вывода, организованным по принципу "Общая шина" /ОШ/, потребовалось создание для них средств связи с системами КАМАК. В настоящее время известен ряд разработок устройств связи для систем КАМАК различной конфигурации /1-7/, отличающихся своими функциональными возможностями, конструктивным исполнением и объемом обслуживаемой аппаратуры.

Разработанный в ОНМУ блок интерфейса ветви /БВВ/ имеет свои отличительные особенности, связанные как с аппаратурной реализацией схемы интерфейса, так и со спецификой создаваемых в отделе измерительных и управляющих систем:

1. В описываемом блоке обеспечена возможность обслуживания систем, имеющих в своем составе до семи крейтов КАМАК, объединенных стандартным образом в параллельную ветвь КАМАК/8/.

2. Непосредственно с адресных шин ОШ адресуются регистры только внутри крейта КАМАК. Расширение возможности адресации различных крейтов реализовано косвенно, без использования дополнительных адресов ОШ.

3. Реализовано несколько модификаций режима блочной передачи данных:

а/ с постоянным адресом массива / $N=const$ ,  $A=const$ /;

б/ с последовательным изменением номера блока  $N$  по отсутствию сигнала  $Q$ ;

в/ с последовательным изменением номера блока  $N$  по внешнему сигналу.

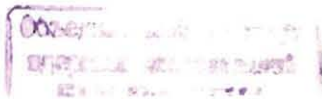
Режимы "б" и "в" удобны при обмене информацией с блоками КАМАК, имеющими буферную память.

4. В интерфейсе аппаратурно реализован канал прямого доступа /КПД/, обеспечивающий увеличение скорости обмена информацией. Разработанный КПД может быть выполнен в виде автономного блока КАМАК, управляемого с DATAWAY контроллером крейта.

5. Во всех режимах обмен информацией БВВ осуществляет 16-рядными словами.

6. Блок обеспечивает прерывание на любом из уровней, предусмотренных интерфейсом "Общая шина" по запросам от аппаратуры КАМАК и по сигналам ошибок.

Конструктивно полная схема блока монтируется на двух монтажных платах, имеющих функциональную самостоятельность. На одной плате размещается схема программного управления обменом информацией /рис.1/, на второй - канал прямого доступа в память /рис.2/.





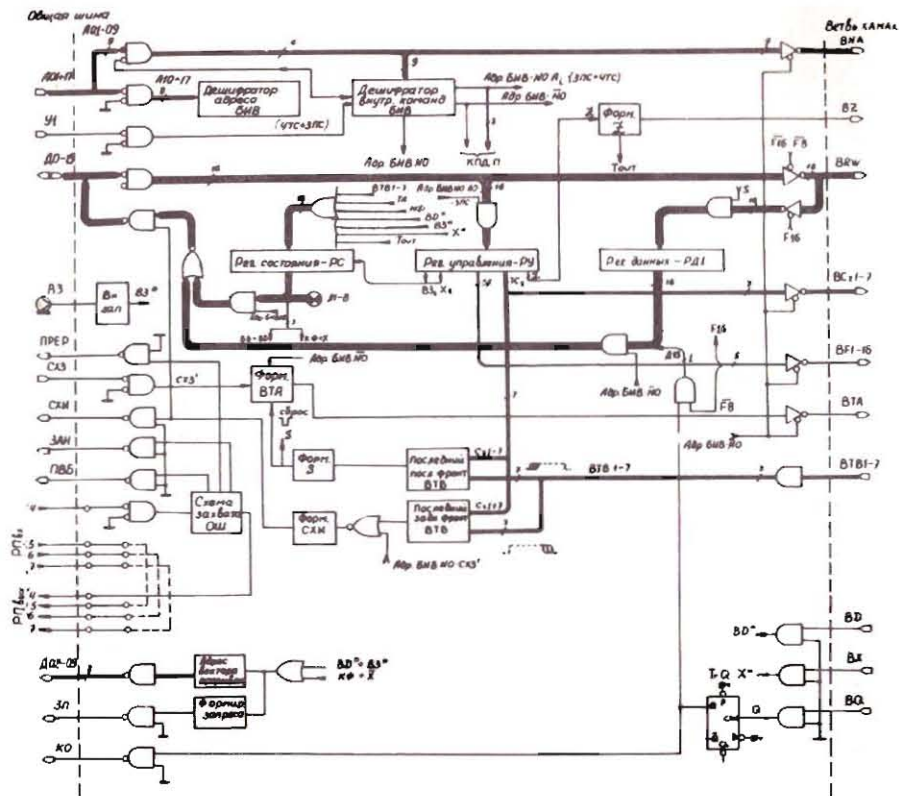


Рис.1. Функциональная схема канала программного управления.

## 1. ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ БИВ

### 1.1. Адресация регистров в крейте КАМАК

Для адресации всех регистров в одном крейте КАМАК используется прямая передача с адресных шин ОШ номера блока  $N$  и субадреса  $A$ .

Формат использования адресных шин ОШ представлен на рис.3. Для адресации регистров во всех блоках крейта используются значения  $1 < N < 23$ . Код  $N0$  используется для адресации внутренних регистров БИВ. Значение кода  $N$  передается по адресным шинам ОШ  $A5 \div A9$ . Адресные шины  $A1 \div A4$  соответствуют шинам субадресов  $A1, A2, A4, A8$  и адресуют регистры внутри блоков КАМАК и БИВ. Код старших разрядов адреса  $A10 \div A17$  выбирается таким образом, чтобы не занимать адреса реально существующей памяти используемой

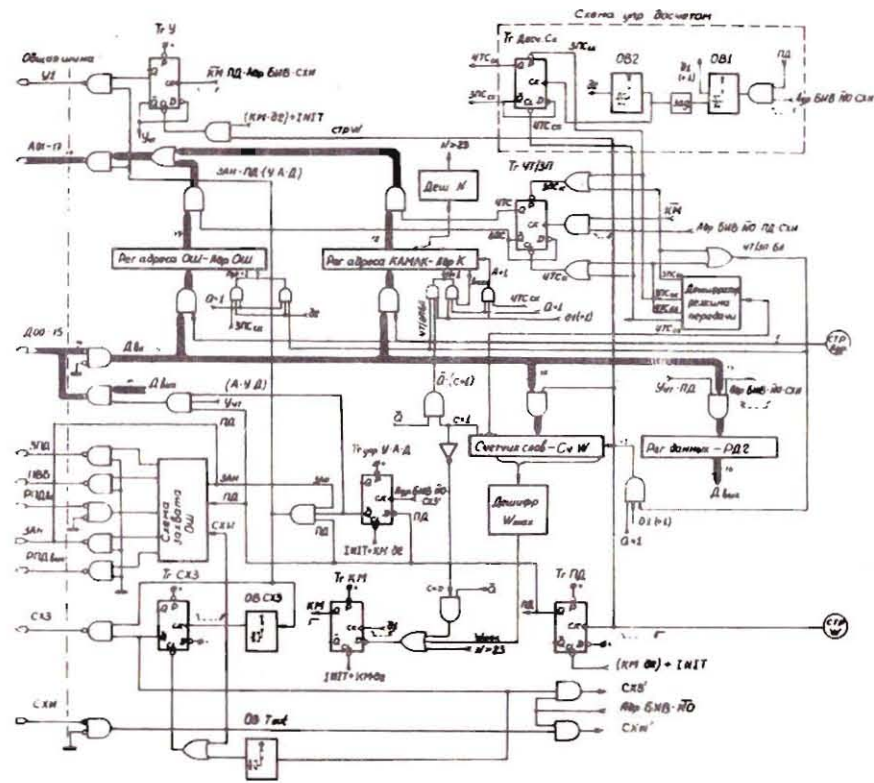
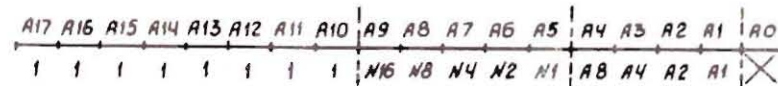


Рис.2. Функциональная схема канала прямого доступа.

### Адресные шины ОШ



### Адреса регистров КАМАК

$A17-10=1, N=0$ -адрес БИВ

Рис.3. Формат использования адресных шин ОШ.

ЭВМ. При обращении к БИВ значение разрядов  $A10 \div A17$  должно быть равно единице. Этот код является адресом БИВ /Адр. БИВ/.

Таким образом, в описываемом блоке для прямой адресации регистров в каждом из семи крейтов КАМАК используется меньше 0,5K адресов из общего числа адресов общей шины.

## 1.2. Внутренние регистры БИВ

Все действия, необходимые для управления обменом информацией между ОШ и ветвью КАМАК, организуются в БИВ с помощью внутренних регистров. Таких регистров пять:

- 16-разрядный регистр управления /РУ/;
- 16-разрядный регистр состояния /РС/;
- 18-разрядный регистр адреса ОШ /Адр.ОШ/;
- 18-разрядный регистр адреса ветви КАМАК /Адр.К/;
- 16-разрядный регистр-счетчик слов /Сч.В/.

Все перечисленные регистры адресуются как Адр.БИВ NO, А0, А1, А2, А3 соответственно.

Кроме того, в блоке имеется два 16-разрядных регистра временного хранения данных РД1 и РД2. Необходимость РД1 /рис.1/ определяется несоответствием временных циклов работы ОШ в ветви КАМАК. Регистр РД2 /рис.2/ используется для хранения слова данных при обмене по КПД.

### 1.2.1. Регистр управления

Этот регистр /рис.4/ используется для формирования полной команды КАМАК путем предварительного занесения в него кода номера крейта и кода функции КАМАК  $F_i$ . Информация в РУ записывается с шины данных ОШ. Назначение шин следующее:

- разряды D0÷D4 содержат код функции КАМАК  $F_1÷F_{16}$  в двоичном коде;
- разряды D5÷D11 содержат номер крейта КАМАК в позиционном коде C1÷C7;
- разряд D12 служит для включения Z-цикла в ветви КАМАК;
- разряд D13 включает контроль обмена информацией по X /X<sub>E</sub>/;
- разряд D15 включает режим прерывания по внешнему запуску /ВЗ<sub>E</sub>/;
- разряд D14 не используется.

### Шина данных ОШ

Шина данных ОШ	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Разряды регистр	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
РУ	B3 <sub>K</sub>	X	X <sub>E</sub>	Z	C7	C6	C5	C4	C3	C2	C1	F16	F8	F4	F2	F1
РС	X	X	B3	B0	T <sub>out</sub>	X	X	KФ	B7B7	B7B6	B7B5	B7B4	B7B3	B7B2	B7B1	B7A
Сч В	17p адрес ош	18p адрес к	17p	Режим обмена			10p	W = 1023						Op		

Рис.4. Формат использования шин данных ОШ.

### 1.2.2. Регистр состояния

Регистр РС используется для запоминания информации о причинах прерывания ЭВМ. Назначение разрядов регистра следующее:

- разряды 9, 12 и 15 содержат информацию о сигналах ошибок, возникающих при неправильном обращении к крейту /КФ/, при обращении к аппаратуре в момент выполнения Z-цикла /T<sub>out</sub>/, при неправильном прохождении команды КАМАК /X/ соответственно;
- разряды 2÷8 содержат информацию о состоянии шин ВТВ1÷ВТВ7 ветви КАМАК в момент ошибки КФ;
- разряд 1 содержит информацию о состоянии шины ВТА ветви КАМАК в момент ошибки КФ;
- единица в разрядах 13, 14 означает, что причиной прерывания был либо запрос от аппаратуры ВД, либо сигнал внешнего запуска ВЗ.

Обеспечена возможность считывания содержимого РС по шине данных ОШ /рис.1/ для последующей программной обработки.

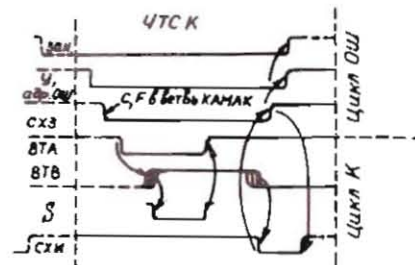


Рис.5. Временная диаграмма работы БИВ.

Конструктивно РУ и РС, а также регистр данных РД1 расположены на плате программного управления БИВ. РУ и РС используются как при организации обмена по программному каналу, так и по КПД.

### 1.2.3. Регистры адресов и регистр-счетчик слов

18-разрядные регистры Адр.ОШ и Адр.К предназначены для формирования на адресной шине ЭВМ адресов ячеек памяти и регистров КАМАК в ходе обмена информацией по КПД.

Регистр-счетчик Сч.В используется для подсчета числа слов массива данных, передаваемых в режиме блочной передачи.

Разряды 0÷10 Сч.В являются собственно счетчиком слов W. Коды разрядов 11÷13 определяют режим передачи массива данных. В табл.1 показано использование кодов этих разрядов для организации обмена массивами данных с аппаратурой КАМАК в режимах блочной передачи со сменой и без смены номера блока в крейте, а также в режиме автоматического сканирования адресов блоков КАМАК.

Регистры Адр.ОШ, Адр.К и Сч.В расположены на плате управления прямым доступом в память и используются только при работе КПД.



Таблица 1

№ разряда Сч. W	Блочная передача		Автосканирование адресов КАМАК			
	N=const		N=VAR		ЗПС К	ЧТС К
	ЗПС К	ЧТС К	ЗПС К	ЧТС К		
10	0	0	0	0	1	1
11	0	1	0	1	0	1
12	0	0	1	1	X	X

### 1.3. Организация прерывания

В БИВ предусмотрен ряд возможностей по формированию запросов на прерывание /рис.1/. Причинами прерывания могут быть внешние сигналы /ВЗ/, стандартный сигнал запроса от аппаратуры КАМАК /ВД/ и сигналы ошибок КФ,  $\bar{X}$ ,  $T_{out}$ . Сигнал КФ вырабатывается при обращении к выключенному крейту или к неисправному контроллеру, он имеет высший приоритет и не выключается аппаратно. Прерывание по остальным перечисленным сигналам производится при помощи предварительной установки триггеров разрешения в регистре управления РУ -  $T_{ГВЗР}$ ,  $T_{ГХР}$ . Управление сигналом ВД осуществляется в контроллере типа А. Кроме того, любой из сигналов, вызывающих прерывание, запоминается в регистре состояния РС БИВ. После прерывания программа должна прочитать состояние РС для определения последующей логики работы.

В описываемом блоке предусмотрена возможность формирования запроса на прерывание на любом из 4-х уровней прерывания ЗП4-ЗП7 общей шины ЭВМ /рис.1/. После формирования сигнала "ЗП<sub>i</sub>=1" в БИВ формируются все сигналы, необходимые при выполнении процедуры захвата шины /9/. По окончании процедуры захвата на ОШ вырабатывается сигнал "Шина занята" /"ЗАН=1"/, а также сигнал прерывания /"ПРЕР=1"/. Одновременно с сигналом "ПРЕР." на шины данных ОШ /D2÷D8/ выставляется адрес вектора прерывания. В БИВ формируются два таких адреса:

- по сигналам запуска;
- по сигналам ошибок.

Эти адреса являются начальными для подпрограмм обработки прерывания. После формирования сигнала "ЗАН=1" БИВ может выполнять операции по обмену информацией между аппаратурой КАМАК и ЭВМ. Сигнал "ЗАН=1" удерживается на шине на протяжении всего обмена информацией.

### 1.4. Согласование временных сигналов

Одной из основных функций БИВ является согласование временных сигналов ОШ и ветви КАМАК, необходимость которого обусловлена неэквивалентностью этих сигналов. Принцип согласования становится ясным из рис.5, где на примере выполнения операций чтения /ЧТС К/ показана последовательность формирования всех временных сигналов, синхронизирующих действия по обмену информацией на ОШ и в ветви КАМАК.

Первый синхросигнал СХЗ вырабатывается процессором /если он "задатчик" ОШ/9// после установки на адресной шине кода Адр. БИВ  $N_i A_i$ . По СХЗ БИВ выставляет полную команду  $BCrBNBABF$  на входы ветви КАМАК и через 75÷100 нс формирует сигнал "ВТА=1"/6/. Далее БИВ ожидает от адресуемых крейтов сигналов ВТВ. По переднему фронту последнего ВТВ вырабатывается строб данных /S/ в регистр РД1. По этому же стробу сбрасывается ВТА. По заднему фронту последнего ВТВ устанавливается второй синхросигнал ОШ - СХИ, и данные с РД1 поступают на шины данных ОШ. Получив СХИ, процессор /если он "задатчик" ОШ/ стробирует данные с ОШ и сбрасывает СХЗ. Получив сброс СХЗ, БИВ сбрасывает СХИ и завершает, таким образом, цикл обмена информацией.

### 1.5. Прочие возможности БИВ

#### 1.5.1. Использование сигнала Q

Информация о состоянии стандартного сигнала Q используется в БИВ при выполнении тестовых команд, команд управления, а также для управления передачей массивов данных по схеме: Q=1 - обмен данными продолжается; Q=0 - обмен закончен, конец массива /КМ/.

Для быстрой проверки состояния стандартного сигнала Q в БИВ предусмотрены две возможности:

1. При выполнении операций, не использующих шины данных /тестовые, управления/, состояние Q может быть прочитано по шине данных D15. При последующем выполнении инструкций ЭВМ  $DATI$  / $DATP$ / состояние D15 запоминается в разряде N слова состояния процессора и может быть очень быстро проверено /9/.

2. При выполнении операций с данными для передачи состояния Q используется контрольная шина ОШ КО /РА/. Проверяя состояние этой шины, программа может управлять передачей массивов данных.

#### 1.5.2. Первоначальная установка аппаратуры

Сигнал первоначальной установки Z вырабатывается в БИВ по мере загрузки соответствующего кода в регистр управления РУ.



Длительность сигнала 10 мкс. В течение последующих 5 мкс запрещены операции в ветви КАМАК. Если в течение этой паузы в ветви КАМАК происходит запуск какой-либо операции, возникает прерывание по  $T_{out}$ . Эта ошибка фиксируется в регистре состояния РС для последующей обработки программой. Первоначальная установка в исходное состояние блока интерфейса ветви производится по сигналу общей шины INIT.

## 2. ОРГАНИЗАЦИЯ ОБМЕНА ИНФОРМАЦИЕЙ ПО КПД

Особенность режима прямого доступа заключается в том, что после инициирования начала обмена по КПД БИВ берет на себя управление общей шиной, то есть становится "задатчиком" ОШ, в то время как в режиме программного управления "задатчиком" является процессор ЭВМ, а БИВ выступает в качестве "исполнителя" /9/. При работе по КПД исполнителями являются либо регистры КАМАК, либо память ЭВМ.

Для реализации функций "задатчика" КПД БИВ осуществляет формирование следующих сигналов ОШ:

- запроса прямого доступа /ЗПД/;
- всех сигналов, участвующих в процедуре захвата ОШ;
- сигналов управления ОШ - У0, У1;
- адреса источника информации;
- адреса приемника информации;
- синхросигнала ОШ - СХЗ.

Кроме того, КПД БИВ принимает и обрабатывает синхросигналы исполнителей /СХИ/.

Полная схема управления работой КПД БИВ смонтирована на отдельной плате /рис.2/. Работает канал совместно с каналом программного управления. Связь между платами осуществляется, в основном, через ОШ.

Начало работы КПД иницируется программно, в момент загрузки регистра-счетчика Сч.В по команде Адр. БИВ NO АЗ СХЗ. По этой команде включается режим прямого доступа "ПД=1" и на специальной шине ОШ формируется запрос прямого доступа "ЗПД=1", прерывание по которому имеет высший приоритет.

В ответ на "ЗПД=1" в КПД БИВ выполняется процедура "захвата" шины, которая завершается формированием на ОШ сигнала "ЗАН=1".

### 2.1. Функциональное описание КПД БИВ

Схема КПД БИВ /рис.2/ содержит следующие основные компоненты:

- регистры адресов источников и приемников информации Адр.ОШ, Адр.К и регистр-счетчик слов Сч.В /см. раздел 1.2.3/, адресуемые с платы программного управления как Адр.БИВ NO, А1, А2, А3 соответственно и неадресуемый регистр РД2 /раздел 1.2/;

- формирователь кодов управления на ОШ У1, У0-TrУ;
- дешифратор режима передачи /раздел 1.2.3/;
- переключатель фазы обмена "Чтение - Запись" - ТгЧТ/ЗП;
- схемы управления циклом ОШ и модификацией адресов источников и приемников информации.

#### 2.1.1. Формирователь У1, У0

Независимо от направления передачи информации, из ЭВМ в аппаратуру или наоборот, первой фазой цикла обмена на ОШ в режиме

Таблица 2

	У1	У0
ЧТС	0	0
ЧТС /П/	0	1
ЗПС	1	0
ЗПС /Б/	1	1

КПД всегда будет "Чтение", второй - "Запись". Поэтому исходным состоянием триггера является ТгУ, то есть шины У1 ОШ устанавливаются в "0" /рис.2/. Исходное состояние ТгУ устанавливается либо по стробу Сч.В, либо по сигналу INIT, либо по окончании передачи массива данных КМ. Триггер ТгУ работает по счетному входу и в процессе выполнения цикла обмена по заднему фронту синхросигнала СХИ переключается в состояние "1"/табл.2/.

#### 2.1.2. Переключатель фазы

Направление и режим передачи данных в КПД БИВ определяется сигналами, получаемыми в результате дешифрации разрядов  $11 \div 13$  Сч.В. В зависимости от содержимого этих разрядов триггер ТгЧТ/ЗП принимает то или иное исходное состояние и передает на адресную шину ОШ либо значение адреса памяти с регистра Адр.ОШ, либо адреса КАМАК с регистра Адр.К /рис.2/.

Триггер ТгЧТ/ЗП работает по счетному входу, так как в следующей фазе цикла обмена адреса должны поменяться. Поочередное переключение адресов источников и приемников информации Адр.ОШ и Адр.К осуществляется по окончании предыдущего цикла обмена, то есть по заднему фронту синхроимпульса СХИ.

#### 2.1.3. Управление циклом и модификация адресов

Управление циклом обмена ОШ в КПД БИВ осуществляется при помощи триггера Тгупр.А,У,Д /рис.2/. Исходное состояние этого триггера - "Разрешение цикла". В результате после включения режима прямого доступа /"ПД=1"/ и "захвата" шины /"ЗАН=1"/ пред-



варительно установленный адрес источника информации, код управления У1 и, если нужно, данные передаются на соответствующие шины ОШ. Через 250 нс на ОШ формируется синхроимпульс "задатчика" СХЗ и принимается синхроимпульс источника СХИ. По переднему фронту СХИ в КПД БИВ стробируются данные в РД2, затем сбрасывается СХЗ, и через 75 нс триггер Тг<sub>упр.</sub> А, У, Д устанавливается в состояние "запрета", то есть информация А, У и Д снимается с ОШ, шина свободна.

Для передачи массива данных в КПД БИВ организовано автоматическое приращение адресов источников и приемников информации в конце каждого цикла обмена. Импульсы досчета адресов памяти формируются по заднему фронту синхроимпульса исполнителя СХИ. Досчет адресов производится в момент, когда регистры Адр.ОШ и Адр.К отключены от ОШ, то есть триггер Тг<sub>упр.</sub> А, У, Д устанавливается в состояние разрешения, иницируя начало нового цикла обмена.

Передача массива данных сопровождается также досчетом в счетчик слов Сч.В. Окончание обмена определяется формированием сигнала "Конец массива" /КМ/, по которому в последнем цикле обмена сбрасывается "ЗАН!". КМ формируется в зависимости от режима передачи: либо по отсутствию ответа Q из аппаратуры, либо по N>23 при сканировании адресов блоков в крейте, либо по переполнению счетчика слов Сч.В.

#### 2.1.4. Автономное использование платы КПД БИВ

Плата КПД БИВ может быть конструктивно оформлена в виде самостоятельного блока КАМАК одинарной ширины, устанавливаемого в любом месте крейта и работающего под управлением интерфейса крейта Int.106/7/. Для этого на плате КПД монтируется дешифратор команд КАМАК с DATAWAY, необходимых для записи информации в регистры Адр.ОШ, Адр.К и Сч.В. Подключение дешифратора команд DATAWAY к регистрам КПД осуществляется специальными перемычками.

После загрузки счетчика Сч.В /"ПД=1", ЗПД=1"/ блок "захватывает" шину /"ЗАН=1"/, реализует самостоятельно циклы обмена информацией между аппаратурой и ЭВМ до конца заданного массива /"КМ=1"/, сбрасывает свой "ЗАН" и освобождает ОШ.

### 3. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ БИВ

#### 3.1. Быстродействие

Максимальная скорость обмена информацией по программному каналу составляет 40-50 Ксл/с. Обмен информацией по КПД позволяет обеспечить скорость ~200 Ксл/с.

#### 3.2. Нагрузочные характеристики

Блок БИВ отвечает всем обязательным требованиям, предъявляемым к устройствам, разрабатываемым для подключения к ОШ. Соблюдены требования, касающиеся уровней пассивного и активного состояний линий ОШ, использованы рекомендуемые магистральные усилители, выполнены требования синхронизации и защиты ОШ по T<sub>out</sub>, выполнены требования к длине кабеля ОШ. В результате БИВ эквивалентен одной нагрузке ОШ и служит хорошей развязкой для параллельной линии связи, объединяющей крейты КАМАК в ветвь.

#### 3.3. Потребление

Блок БИВ потребляет ток ~4,8 А по цепи +6 В, из них схема канала программного управления потребляет 2,5 А, схема КПД - 2,3 А.

Авторы благодарят С.С.Кирилова за интерес к работе и полезные обсуждения и Т.Ф.Корнееву за помощь в оформлении работы.

#### ЛИТЕРАТУРА

1. Bal F. et al. CERN-NP, CAMAC, Note 43-00, Geneva, May, 1972.
2. Ponting Ph. CERN-NP, CAMAC, Note-40-01, Geneva, Sept., 1978.
3. Елизаров О.И. и др. ОИЯИ, 11-8396, Дубна, 1974.
4. Браньковский Е. и др. ОИЯИ, 10-10394, Дубна, 1977.
5. Смирнов В.А. и др. ОИЯИ, 10-81-528, Дубна, 1981.
6. Синаев А.Н., Чуринов И.Н. ОИЯИ, 10-81-691, Дубна, 1981.
7. Интерфейс SM3 - КАМАК тип 106. Инструкция по обслуживанию, Варшава.
8. EVR 4100, Revised Version, Luxemburg, August, 1972.
9. Малыш ЭВМ и их применение /под общей редакцией Б.Н.Наумова/. "Статистика", М., 1980.

Рукопись поступила в издательский отдел  
4 февраля 1983 года.



## НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

ДЗ-11787	Труды III Международной школы по нейтронной физике. Алушта, 1978.	3 р. 00 к.
Д13-11807	Труды III Международного совещания по пропорциональным и дрейфовым камерам. Дубна, 1978.	6 р. 00 к.
	Труды VI Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1978 /2 тома/	7 р. 40 к.
Д1,2-12036	Труды V Международного семинара по проблемам физики высоких энергий. Дубна, 1978	5 р. 00 к.
Д1,2-12450	Труды XII Международной школы молодых ученых по физике высоких энергий. Приморско, НРБ, 1978.	3 р. 00 к.
	Труды VII Всесоюзного совещания по ускорителям заряженных частиц, Дубна, 1980 /2 тома/	8 р. 00 к.
Д11-80-13	Труды рабочего совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике, Дубна, 1979	3 р. 50 к.
Д4-80-271	Труды Международной конференции по проблемам нескольких тел в ядерной физике. Дубна, 1979.	3 р. 00 к.
Д4-80-385	Труды Международной школы по структуре ядра. Алушта, 1980.	5 р. 00 к.
Д2-81-543	Труды VI Международного совещания по проблемам квантовой теории поля. Алушта, 1981	2 р. 50 к.
Д10,11-81-622	Труды Международного совещания по проблемам математического моделирования в ядерно-физических исследованиях. Дубна, 1980	2 р. 50 к.
Д1,2-81-728	Труды VI Международного семинара по проблемам физики высоких энергий. Дубна, 1981.	3 р. 60 к.
Д17-81-758	Труды II Международного симпозиума по избранным проблемам статистической механики. Дубна, 1981.	5 р. 40 к.
Д1,2-82-27	Труды Международного симпозиума по поляризационным явлениям в физике высоких энергий. Дубна, 1981.	3 р. 20 к.
Р18-82-117	Труды IV совещания по использованию новых ядерно-физических методов для решения научно-технических и народнохозяйственных задач. Дубна, 1981.	3 р. 80 к.
Д2-82-568	Труды совещания по исследованиям в области релятивистской ядерной физики. Дубна, 1982.	1 р. 75 к.
Д9-82-664	Труды совещания по коллективным методам ускорения. Дубна, 1982.	3 р. 30 к.
Д3,4-82-704	Труды IV Международной школы по нейтронной физике. Дубна, 1982.	5 р. 00 к.

Заказы на упомянутые книги могут быть направлены по адресу:  
101000 Москва, Главпочтамт, п/я 79  
Издательский отдел Объединенного института ядерных исследований

Беспалова Т.В., Голутвин И.А., Смолин Д.А. 10-83-64  
Подключение стандартной ветви КАМАК к ЭВМ SM-3, SM-4

Описан интерфейс, предназначенный для связи многокаркасных систем КАМАК, организованных в стандартную параллельную ветвь, с ЭВМ типа SM-3, SM-4. Интерфейс обеспечивает обмен информацией между ЭВМ и аппаратурой как в режиме одиночных передач, так и в режиме передачи массивов данных по программному каналу ЭВМ и по каналу прямого доступа в память. Полная схема интерфейса реализована на двух монтажных платах. Интерфейс исполнен в виде переносного прибора, размещаемого в любой стойке КАМАК.

Работа выполнена в Отделе новых методов ускорения ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1983

Bespalova T.V., Golutvin I.A., Smolin D.A. 10-83-64  
Connection of CAMAC Standard Branch with the SM-3, SM-4 Computers

A unit intended for interfacing CAMAC branch highway systems with the SM-3, SM-4 computers is described. The interface provides for the exchange of information between a computer and apparatus both in single transfer mode, and in mode of data blocks transfer over computer programs channel and over the DMA channel. The total interface circuit is placed onto two mounting plates. It is fabricated as a portable device located in any CAMAC stand.

The investigation has been performed at the Department of New Acceleration Methods, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1983

Перевод О.С.Виноградовой.