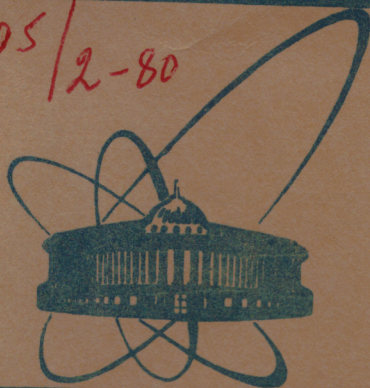


5005/2-80



СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

20/x-80

10-80-470

Т.В.Беспалова, И.А.Голутвин, Д.А.Смолин

ВАРИАНТ СПОСОБА
ПОСЛЕДОВАТЕЛЬНОГО СЧИТЫВАНИЯ
И КОДИРОВАНИЯ ИНФОРМАЦИИ
С ЭЛЕКТРОНИКИ ПРОВОЛОЧНЫХ ДЕТЕКТОРОВ

1980

Беспалова Т.В., Голутвин И.А., Смолин Д.А. 10-80-470

Вариант способа последовательного считывания и кодирования информации с электроники проволочных детекторов

Дается описание варианта контроллера, анализирующего при считывании с регистров проволочных детекторов только "ненулевую" информацию, для выделения которой используется специальный анализирующий одновибратор. Нулевая информация считывается с частотой 10 МГц. При считывании ненулевой информации используется принцип диалога с электронной камер. Контроллер обеспечивает кластерный режим кодирования координат треков и допускает каскадирование нескольких сдвиговых регистров на один вход. Полная схема контроллера размещается в блоке КАМАК одинарной ширины.

Работа выполнена в Отделе новых методов ускорения ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1980

Bespalova T.V., Golutvin I.A., Smolin D.A. 10-80-470

A Version of Serial Readout and Data Coding from Wire Detector Electronics

В многопроволочных координатных детекторах для временного хранения информации часто используются параллельно загружаемые длинные сдвиговые регистры. Емкость регистров достигает $1 \div 2K$; располагаются регистры непосредственно на камерах, тогда как устройства считывания информации и кодирования координат треков обычно удалены от регистров на расстояние 50 м и более. В связи с этим способ последовательного считывания данных с этих регистров оказывается более предпочтительным, т.к. это значительно упрощает линию связи. При этом необходимо соблюдение ряда условий:

- для сокращения времени считывания необходимо использовать достаточно высокую $/5 \div 10$ МГц/ частоту сдвига информации,
- для исключения потерь информации необходимо жестко синхронизировать работу устройств считывания с частотой тактового генератора,
- для сокращения объема информации необходимо использовать приемы кодирования координат треков.

В эксперименте НА-4^{1/2/}, в контроллерах Le Croy^{1/2/}, для компенсации задержки линии связи используется быстрая $/10$ МГц/ разравнивающая последовательная память. Логика синхронизации работы этой памяти и кодирующих цепей контроллера достаточно сложна. Система считывания оперирует с частотой 5 МГц. В результате полное время считывания информации с регистра емкостью $1K$ составляет 200 мкс.

В данной работе описывается разработанный вариант контроллера, позволяющего повысить быстродействие до 10 МГц за счет использования анализа при считывании только "ненулевой" информации. Для выделения последней используется специальный анализирующий одновибратор. Передача ненулевой информации производится в режиме диалога, что исключает потери полезной информации и зависимость от длины линии связи. Это и позволило отказаться от использования быстродействующей разравнивающей памяти. Контроллер обеспечивает кластерный режим кодирования координат и допускает каскадирование нескольких регистров на один вход контроллера.

Схема общей организации системы считывания на базе этого контроллера представлена на рис.1. Генератор сдвиговых импульсов располагается в непосредственной близости от сдвигового регистра на специальной интерфейсной карте^{1/} и представляет собой простейшую замкнутую потенциальную цепь. Генератор

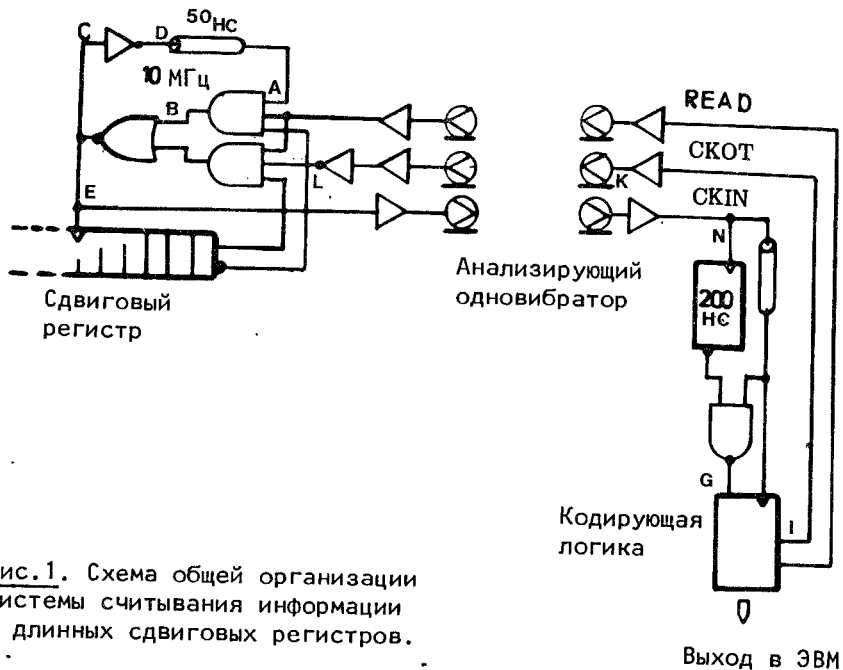


Рис.1. Схема общей организации системы считывания информации с длинных сдвиговых регистров.

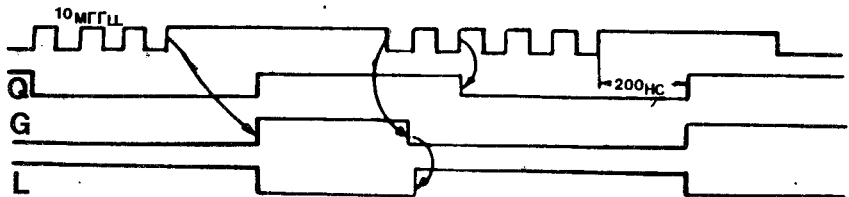


Рис.2. Временная диаграмма работы анализирующих цепей контроллера.

может быть запущен и остановлен извне. Частота свободно гуляющих по замкнутой цепи ABCD импульсов определяется задержкой на пути прохождения импульса. При поступлении, в процессе сдвига, с выхода регистра нулевой информации импульсы генератора длительностью 50 нс по цепи EN поступают в контроллер на вход анализирующего одновибратора прорывающего типа. Длительность импульса одновибратора больше периода частоты генератора ~ 200 нс, поэтому при считывании нулевой информации ~ 50 нс/ на выходе G анализирующей схемы сигнал не появляется и кодирование координат не производится, т.е. сдвиг нулевой информации выполняется с частотой 10 МГц /рис.2/.

При поступлении с выхода сдвигового регистра "1" генератор приостанавливается. По цепи EN передается перепад напряжения, длительность которого больше длительности импульса одновибратора. На выходе G одновибратора появляется сигнал, координата которого кодируется и заносится в память контроллера. Новый запуск генератора осуществляется сигналом SKOT, который представляет собой сигнал SKIN, прошедший по цепи GIKL, включающей двойную задержку кабеля связи.

Таким образом, в контроллере использован принцип диалога, что значительно повышает надежность, упрощает логику синхронизации считывания информации и позволяет отказаться от использования для разравнивания быстродействующей последовательной памяти.

Первоначальный пуск генератора осуществляется по сигналу, синхронизованному с сигналом запуска системы считывания (TRIGG). Легко показать, что при длительности импульса одновибратора 200 нс время, необходимое для обработки единичной информации, составит $t_{\text{счит.}} = 200 \text{ нс} + 4t_{\text{з.каб.}} = 800 \text{ нс}$ /линия связи длиной ~ 30 м/. А для регистра емкостью 1К при наличии, например, 20 единичных бит время считывания составит

$$t_{\text{счит.}} = 980 \cdot 0,1 + 20 \cdot 0,8 = 114 \text{ мкс} \text{ /вместо } 200 \text{ мкс } \text{Le } \text{Стру}^{1/2}/.$$

На рис.3 представлена функциональная схема контроллера, который содержит: маркерный регистр, счетчик адресов, регистр адреса центра кластера, счетчик кластера, логику анализирующего одновибратора, быструю память емкостью 32×16 -разрядных слова, логику КАМАК.

16-разрядный маркерный регистр служит для хранения маркерной информации, содержащей номер считываемого регистра и его емкость. В память контроллера маркерное слово считывается первым и является разделительным для информации, считываемой с различных регистров. 12-разрядный счетчик адресов служит для счета числа сдвигов, соответствующих номерам проволок камер.

Буферная память контроллера выполнена на отечественных элементах K155 PУ2^{1/3} и организована по стековому принципу. Счет адресов памяти при записи и считывании реализован с помощью реверсивных счетчиков. Запрос в ЭВМ / IAM -сигнал/ в контроллере формируется либо по окончании считывания всего регистра, либо по переполнению памяти. Считывание содержимого памяти контроллера в ЭВМ организовано стандартным способом, через канал прямого доступа в ЭВМ.

Организация линии связи контроллера с регистрами позволяет подключить на вход контроллера несколько каскадно соединенных регистров, каждый емкостью 1-2К /рис.4/. Число каскадно соединенных регистров определяется соображениями допустимого

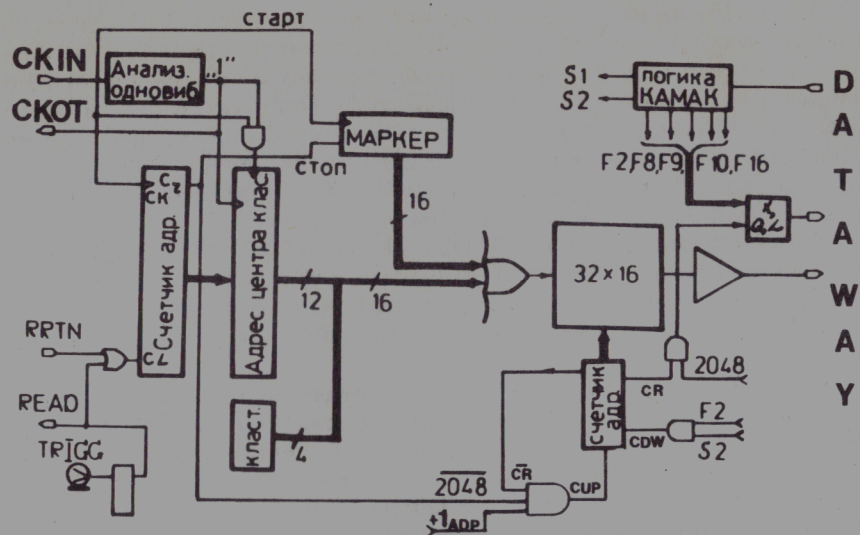


Рис.3. Функциональная схема контроллера.

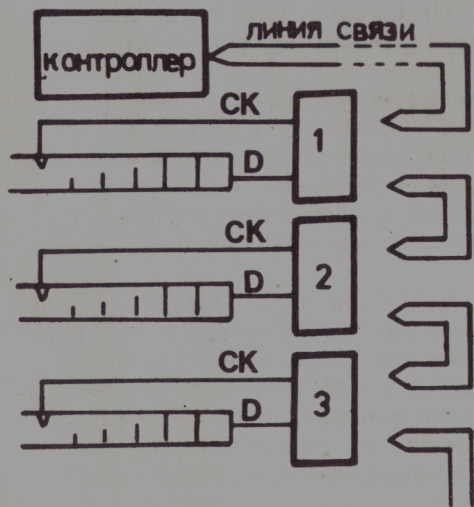


Рис.4. Схема каскадирования контроллеров.

времени считывания, но не может быть больше 256. Это свойство контроллера может быть использовано в установках, работающих с коротким сбросом пучков. Полная схема контроллера содержит 43 микросхемы серии ТТЛ и размещается в модуле КАМАК с одной монтажной платой.

ЛИТЕРАТУРА

1. Beer A. et al. CERN, 78-14, Geneva, 1978.
2. PCOS II (Proportional Chamber Operating System), Le Croy, June 1977.
3. Аналоговые и цифровые интегральные схемы /под ред. С.В.Якубовского/. "Сов.радио", М., 1979.

Рукопись поступила в издательский отдел
4 июля 1980 года.