

5804

ЭКЗ. ЧИТ. ЗАЛА

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

10 - 5804



В.В. Вишняков, А.Г. Грачев, Н.И. Журавлев,
Кан Гван Вон, А.Н. Синаев

ЛАБОРАТОРИЯ ЯДЕРНЫХ ПРОБЛЕМ

УСТРОЙСТВО СЧИТЫВАНИЯ
ИНФОРМАЦИИ С ФЕРРИТОВЫХ МАТРИЦ
ПРОВОЛОЧНЫХ ИСКРОВЫХ КАМЕР

1971

10 - 5804

В.В. Вишняков, А.Г. Грачев, Н.И. Журавлев,
Кан Гван Вон, А.Н. Синаев

**УСТРОЙСТВО СЧИТЫВАНИЯ
ИНФОРМАЦИИ С ФЕРРИТОВЫХ МАТРИЦ
ПРОВОЛОЧНЫХ ИСКРОВЫХ КАМЕР**

**Научно-техническая
библиотека
ОИЯИ**

В в е д е н и е

Проволочные искровые камеры с регистрацией информации на ферритовых сердечниках получили широкое распространение в физических экспериментах. Общее число проволочек в системах искровых камер постоянно растет и в настоящее время часто достигает величины десятков тысяч. Одновременно повышаются требования к устройствам считывания информации с ферритовых матриц и передачи ее в ЭВМ, поскольку вся информация должна считываться за время, не превышающее величины мертвого времени камер (т.е. нескольких миллисекунд), а сами устройства должны оставаться сравнительно простыми. К настоящему времени создан ряд систем считывания информации с ферритовых матриц/1-5/, но они постоянно продолжают совершенствоваться.

В настоящей работе описывается устройство, разработанное в Лаборатории ядерных проблем ОИЯИ. Оно может принимать информацию с системы искровых камер, содержащей до 32000 проволочек. Устройство кодирует поступающую информацию и передает ее в промежуточное запоминающее устройство, в качестве которого используется один из анализаторов АИ-4096, входящих в состав центра накопления и обработки информации лаборатории/6/. Центр имеет двухстороннюю связь с вычислительной машиной "Минск-22".

При разработке устройства были использованы отдельные схемные решения, описанные в работах/2-5/. Оно выполнено на стандартных ячейках ЭВМ БЭСМ-4. Всего используется 270 ячеек. В настоящее время заканчивается разработка устройства считывания по аналогичной функцио-

нальной схеме, но на интегральных схемах, выполненных по диодно-транзисторной логике (ДТЛ).

Функциональная схема

Функциональная схема устройства представлена на рис. 1. Общее количество ферритовых сердечников в матрицах может достигать до 32 768. Каждая матрица содержит 256 или 512 сердечников в зависимости от размера связанной с ней камеры (0,25 или 0,5 метра). Ферритовые матрицы устанавливаются на обоих электродах камеры.

Считывание информации производится полным током последовательно с групп, содержащих по 32 сердечника. Выбор группы осуществляется по двухкоординатной системе регистрами II и III, являющимися пятиразрядными счётчиками. С помощью регистра II и его дешифратора выбирается один из 32 формирователей тока, а с помощью регистра III и его дешифратора — один из 32 токовых ключей, через который будет проходить ток от формирователя. Импульсы, возникающие при перемагничивании сердечников, проходят через усилители и переводят в состояние "1" соответствующие триггеры регистра I, имеющего 32 разряда.

Работа устройства считывания начинается с приходом пускового импульса, который поступает одновременно с подачей на искровые камеры высокого напряжения. Чтобы избежать действия электрических помех, возникающих при образовании искр в камерах, пусковым импульсом запускается одновибратор ОВ-1, импульс которого, имеющий длительность около 30 мксек, подается на все триггеры устройства. На регистры II, III и триггеры $T_{нач. соб.}$ и $T_{ок. соб.}$ он поступает непосредственно, а на регистр I и триггер управления $T_{упр.}$ — через схему ИЛИ-6. Импульсом одновибратора все триггеры устройства удерживаются в состоянии "0".

Импульс, соответствующий во времени спаду импульса одновибратора, через схему ИЛИ-1 и линии задержки ЛЗ-1 и ЛЗ-2 поступает на 32-разрядную схему пропускания, управляющую запуском формирователей тока. Поскольку регистры II и III находятся сначала в состоянии "0", то

будет опрошена первая группа ферритовых сердечников. Если какие-либо сердечники этой группы находились в состоянии "1", то в проходящих через них сигнальных обмотках возникнут импульсы, которые после усиления переведут в состояние "1" соответствующие триггеры регистра I.

Импульс с выхода линии задержки ЛЗ-2 поступает также на схему ИЛИ-3, затем проходит через линию задержки ЛЗ-3 и переводит триггер Т упр. в состояние "1". При этом на его выходе возникает потенциал опроса. Если в регистре I содержится информация, т.е. какие-либо триггеры находятся в состоянии "1", то соответствующим потенциалом с выхода схемы ИЛИ-4 схема И-2 будет открыта, а схема И-1 - закрыта. Тогда потенциал опроса через схему И-2 поступит на линию опроса регистра. Регистр построен по принципу прямого выбора информации, т.е. сразу производится обращение к первому из триггеров, находящихся в состоянии "1". При этом на выходе шифратора регистра I появится номер, присвоенный данному триггеру в двоичном коде.

При работе системы возможны случаи, когда в состоянии "1" переходят несколько соседних триггеров регистра I. Для того чтобы при этом сократить время передачи информации в накопительное устройство и уменьшить число занимаемых в нем запоминающих ячеек, принята логика работы, по которой передается номер только первого из таких триггеров и кроме того указывается их число. Последнюю операцию выполняет шифратор состояния соседних триггеров. При желании этот шифратор может быть отключен. Более подробно работа регистра I и шифратора состояния соседних триггеров описана ниже.

При появлении потенциала на любом выходе шифратора регистра I возникает потенциал и на выходе схемы ИЛИ-5. Этот потенциал является вызовом для накопительного устройства, на которое подается информация с шифратора I, регистров II и III, с шифратора состояния соседних триггеров, а также с триггера Т нач.соб.

После записи информации в накопительное устройство из него поступает импульсный сигнал. Этот сигнал переводит в состояние "1" триггер Т нач.соб. (если записанная информация была не первой в данном событии, то подтверждается его нахождение в состоянии "1"), а также поступает на вход схемы ИЛИ-2. Импульс с ее выхода производит сброс в нуль

триггера $T_{\text{упр.}}$. При этом снимается потенциал опроса, благодаря чему осуществляется сброс в "0" того триггера регистра I, информация с которого была передана в накопительное устройство. Если в состоянии "1" была группа соседних триггеров, то сбрасывается в "0" вся эта группа, причем возникает задержка около 0,1 мсек на каждый триггер.

После сброса в "0" триггера, информация с которого передавалась в накопительное устройство, потенциал с выхода схемы ИЛИ-5 снимается, и импульс, соответствующий моменту снятия потенциала, поступает на схему пропускания 1. Пройдя через нее, а затем через схему ИЛИ-3 и линию задержки ЛЗ-3, импульс вновь переведет триггер $T_{\text{упр.}}$ в состояние "1". Схема пропускания 1 будет открыта, если в состоянии "1" находилось не более двух соседних триггеров регистра I. В противном случае импульс на схему ИЛИ-3 поступит с шифратора состояния соседних триггеров после того, как в нулевое состояние будут уже сброшены все соседние триггеры, находившиеся в состоянии "1" (кроме двух последних). Благодаря этому, обеспечивается перевод триггера $T_{\text{упр.}}$ в состояние "1" только после того, когда вся группа соседних триггеров, находившихся в состоянии "1", будет возвращена в нуль. (Это важно, например, в режиме проверки, когда в состоянии "1" могут быть переведены все 32 разряда).

После очередного перевода триггера $T_{\text{упр.}}$ в состояние "1", если в регистре I еще имеется информация, то повторяется описанный выше цикл. Если же в нем более не содержится информации, то схема И-2 будет закрыта, а схема И-1 - открыта. В этом случае потенциал опроса пройдет через схему И-1, после чего импульс, соответствующий по времени его фронту, переведет регистр II в следующее состояние, а также поступит на схему ИЛИ-1. Импульс с выхода этой схемы, пройдя через линию задержки ЛЗ-1 и схему ИЛИ-2, возвратит триггер $T_{\text{упр.}}$ в нулевое состояние. Кроме того, с помощью импульса, возникающего на выходе схемы ИЛИ-1 по описанной выше цепи, будет опрошена следующая группа ферритовых сердечников. При наличии в ней информации будет производиться ее передача в накопительное устройство, а при ее отсутствии - опрос следующей группы сердечников. При переполнении регистра II импульс с него поступит на регистр III, и опрос групп ферритовых сердечников будет продолжаться.

С помощью переключателей в регистрах II и III общее число опрашиваемых групп ферритовых сердечников в системе может быть установлено любым до 1024 включительно (что соответствует 32768 сердечникам).

После установки в регистрах II и III номера последней опрашиваемой группы появится потенциал на выходе схемы И-3, в результате чего после передачи в накопительное устройство последней информации из регистра I возникает потенциал на выходе схемы И-4. Этим потенциалом снимается блокировка системы запуска искровых камер, которая действовала, начиная с момента прихода пускового импульса.

Фронтм потенциала, возникающего на выходе схемы И-4, триггер $T_{ок.соб.}$ переводится в состояние "1". Потенциал с выхода этого триггера проходит через схему ИЛИ-6 и будет удерживать регистр I и триггер $T_{упр.}$ в состоянии "0". Теперь устройство готово к приему новой информации с камер.

Формирователи тока, токовые ключи и усилители сигналов

Схемы формирователя тока ФТ и токового ключа КТ приведены на рис. 2а. На вход формирователя тока подаются отрицательные импульсы с амплитудой 6в и длительностью 0,5 мксек. Токовый ключ будет открыт, если на его вход подан отрицательный потенциал. Импульс тока считывания, проходящий через ферритовые сердечники, имеет амплитуду около 1,5 а и длительность порядка 1 мксек.

Подсоединение формирователей тока и токовых ключей к матрице показано на рис. 3. В матрице используются ферритовые сердечники типа 0,7 ВТ с внешним диаметром 3 мм.

В матрице высоковольтного электрода на проволочки, связанные с камерой, надеты изолирующие трубки из тефлона, а все кольца залиты эпоксидной смолой.

Для уменьшения помех, возникающих при считывании, матрицы экранируются, а сигнальные обмотки соединяются с усилителями экранированными проводами. Величина помех на входе усилителя около 0,2 в, а полезного сигнала - 0,8 + 1,0 в. Схема усилителя приведена на рис. 2б. На его выходе импульсы имеют амплитуду 6 в и длительность 0,5 мксек.

Регистр I и шифраторы

На рис. 4 представлена функциональная схема нескольких разрядов регистра I, предназначенного для записи информации, поступающей с сигнальных обмоток ферритовых матриц, и последующей ее передачи в накопительное устройство. Всего регистр имеет 32 разряда. Каждый разряд состоит из триггера T, а также логических схем И и ИЛИ. Цифры обозначают номер разряда, а буквы - номер схемы в разряде. Первый разряд имеет более простую структуру, чем остальные.

Запись информации в регистр производится импульсами через входные цепи. Связи между разрядами регистра, а также между регистром и обоими шифраторами - шифратором регистра I и шифратором состояния соседних триггеров - потенциальные.

Перед передачей информации в накопительное устройство на шину опроса подается потенциал опроса. Если в триггер T-1 была записана информация (т.е. он находится в состоянии "1"), то по входам, связанным с триггером, схема И-a1 будет открыта, а схема И-b1 закрыта. В этом случае потенциал опроса пройдет на выход схемы И-a1 и будет подан на соответствующий вход шифратора регистра I.

После записи информации в накопительное устройство потенциал опроса снимается, и образующимся при этом перепадом напряжения на выходе схемы И-a1 триггер T-1 возвращается в состояние "0".

При следующей подаче потенциал опроса пройдет через схему И-b1, поскольку на другой ее вход с триггера T-1 теперь будет поступать разрешающий потенциал. Потенциал опроса дойдет до того разряда, в котором триггер находится в состоянии "1". Описанным выше путем с выхода этого разряда на вход шифратора регистра I поступит соответствующий потенциал. Опрос разрядов регистра будет повторяться до окончания передачи всей записанной в нем информации.

Если в состоянии "1" находятся два соседних триггера регистра, например 1-ый и 2-ой, то схема И-b2 будет открыта по входу, связанному с триггером T-2, и, следовательно, на ее выход пройдет потенциал со схемы И-a1. Этот потенциал подается на соответствующий вход шифратора состояния соседних триггеров.

Если в состоянии "1" находятся 3 первых триггера регистра, то потенциал пройдет также и на выход схемы И-в3, поскольку на нее поступают разрешающие потенциалы как с триггера Т-3, так и со схемы И-в2 через схему ИЛИ-а3.

Если в состоянии "1" находятся только 2-ой и 3-ий триггеры, то потенциал появится только на выходе схемы И-в3, на которую второй разрешающий потенциал будет подаваться теперь уже не со схемы И-в2, а со схемы И-а2.

В общем случае, если в состоянии "1" находятся несколько соседних разрядов, то при подаче потенциала опроса с выхода младшего из них потенциал будет поступать на соответствующий вход шифратора регистра I, а с выхода остальных разрядов - на входы шифратора состояния соседних разрядов.

После записи информации в накопительное устройство происходит возвращение в нулевое состояние всей группы соседних триггеров, находившихся в состоянии "1", с помощью соответствующих перепадов напряжения, которые возникают при снятии потенциала опроса.

Схема шифратора состояния соседних триггеров приведена на рис. 5. Она выполнена исходя из того, что для шифратора отводятся два двоичных разряда в накопительном устройстве и, следовательно, информация на его выходе может иметь только 4 дискретных значения. Информация с соответствующих выходов разрядов 2 + 32 регистра I делится на три группы и подается на схемы ИЛИ-1 + ИЛИ-3. Распределение разрядов между этими схемами понятно из рисунка.

С выходов схем ИЛИ-1 + ИЛИ-3 потенциалы подаются на схемы ИЛИ-4 и И-1 + И-4. Если в состоянии "1" находятся только два соседних триггера, то потенциал со схемы ИЛИ-4 через схему И-5 проходит на выход схемы ИЛИ-6, являющейся одним из выходов шифратора. Если в состоянии "1" находятся три соседних триггера, то возникает потенциал на выходе схемы ИЛИ-5, являющейся вторым выходом шифратора. Потенциала на выходе схемы ИЛИ-6 в этом случае не будет, т.к. схема И-5 закроется потенциалом со схемы ИЛИ-5.

Если же в состоянии "1" будет находиться 4 или более соседних триггеров, то потенциал возникнет как на выходе схемы "ИЛИ-5", так и на выходе схемы "ИЛИ-6", на которую он поступит со схемы "И-4".

Потенциал с выхода схемы "ИЛИ-5" шифратора состояний соседних триггеров используется также в управлении работой устройства считывания, поступая на схемы пропускания 1 и ИЛИ-3, показанные на рис. 1.

Шифратор регистра I представляет собой диодную матрицу, на выходе которой номер разряда получается в двоичном коде.

Временные характеристики устройства

Время вывода информации с ферритовых матриц в накопительное устройство складывается из времени t_1 , необходимого для опроса группы ферритовых колец, времени t_2 , затрачиваемого на опрос регистра I, и времени t_3 , требуемого для приема информации в накопительное устройство.

Как следует из функциональной схемы устройства (рис. 1), при его работе производится опрос всех групп ферритовых колец, независимо от наличия в них информации, а при опросе регистра I происходит обращение только к тем разрядам, в которых имеется информация. Следовательно, общее время вывода информации T будет равно:

$$T = N t_1 + K (t_2 + t_3) ,$$

где N - общее число групп ферритовых сердечников в системе;
K - число перемангниченных ферритовых сердечников, причем перемангниченные соседние сердечники одной группы принимаются за один.

Если в системе используются искровые камеры размером $25 \times 25 \text{ см}^2$, то максимальное число координатных плоскостей в камерах может быть $M_{\text{макс.}} = 128$, а максимальное число групп ферритовых сердечников (по 32 сердечника в группе) $N_{\text{макс.}} = 1024$. Величина

K определяется в зависимости от числа искр, регистрируемых каждой координатной плоскостью. При регистрации только одной искры

$$K = M_{\text{макс.}} = 128.$$

За время t_1 опроса группы ферритовых сердечников принимается интервал с момента перехода триггера $T_{\text{упр.}}$ в состояние "1", с которого начинается опрос, до следующего перехода этого триггера в состояние "1" (рис. 1). Это время взято равным 3 мксек (с помощью микросекундных линий задержки ЛЗ-1, ЛЗ-2 и ЛЗ-3).

Время t_2 опроса регистра I складывается из двух частей. Первая часть начинается от очередного перехода триггера $T_{\text{упр.}}$ в состояние "1" и оканчивается посылкой потенциала вызова в накопительное устройство, т.е. она определяется временем прохождения фронта потенциала опроса по цепи опроса до соответствующего разряда. Вторая часть начинается с момента прихода импульса от накопительного устройства, свидетельствующего о принятии информации, и кончается следующим переходом триггера $T_{\text{упр.}}$ в состояние "1". Эта часть определяется временем прохождения спада потенциала опроса по цепи опроса (или по цепи, связанной с шифратором состояния соседних триггеров), увеличенным на 1 мксек, т.е. на время прохождения сигнала через линию задержки ЛЗ-3, введенную для того, чтобы ни в каком случае не превышалась рабочая частота триггера $T_{\text{упр.}}$, равная 1 МГц.

Время прохождения фронта потенциала опроса по цепи опроса через весь регистр составляет примерно $t_{\phi} = 3$ мксек (т.е. около 0,1 мксек на разряд). Время прохождения спада потенциала по этой цепи равно $t_c = 1,6$ мксек (0,05 мксек на разряд). Время прохождения спада потенциала через всю цепь, связанную с шифратором состояния соседних триггеров, значительно больше и составляет примерно $t_{\text{ш}} = 6,5$ мксек (т.е. 0,2 мксек на разряд). Однако эту величину можно не принимать во внимание, исходя из того, что практически число соседних триггеров, находящихся в состоянии "1", редко превышает 2 + 3. Если считать, что нахождение информации в любом из разрядов регистра равновероятно, то для расчета следует брать величину

$$t_2 = \frac{t_{\phi} + t_c}{2} + 1 = 3,3 \text{ мксек.}$$

Полное время записи информации в накопительное устройство по программе "запись" составляет $t_{3 \text{ макс.}} = 28 \text{ мксек} / 6/$. Однако импульс с накопительного устройства можно подавать не в момент окончания записи, а в момент приема кодов, т.е. через $t_{3 \text{ пр}} = 12 \text{ мксек}$, и таким образом ускорять начало поиска новой информации устройством считывания на время, равное 16 мксек, за которое можно опросить 5 групп сердечников (в случае отсутствия в них информации). При регистрации одной искры в координатной плоскости вполне можно принять $t_3 = 12 \text{ мксек}$. Для этого случая общее время вывода информации при наличии 128 плоскостей будет равно:

$$T = N t_1 + K (t_2 + t_3) = 5 \text{ мсек.}$$

Расположение информации в накопительном устройстве

Накопительное устройство анализатора АИ-4096, в которое передается информация с устройства считывания, содержит 4096 18 - разрядных чисел. Для записи информации о номере ферритового сердечника, перемагнитического током искры, занимается одно число. Младшие 15 разрядов числа отводятся для записи в двоичном коде собственно номера сердечника - по 5 разрядов для информации с шифратора регистра I, регистров II и III соответственно (см. рис. 1). Разрядам регистра I присваивается код $n - 1$, где n - порядковый номер разряда в регистре.

Два разряда, 16-й и 17-й, предназначены для шифратора состояния соседних триггеров. Единица в 16-ом разряде свидетельствует о нахождении в состоянии "1" двух соседних триггеров регистра I, единица в 17-ом разряде - трех соседних триггеров, а единицы в обоих этих разрядах - 4-х или более соседних триггеров. Во всех таких случаях в 1-5 разрядах числа записывается номер младшего из этих триггеров. 18-ый разряд числа используется для разделения событий; единица в этом разряде означает начало события.

Ферритовые матрицы имеются как на низковольтном, так и на высоковольтном электродах камеры. Порядок считывания информации выбирался исходя из того, чтобы информация с сердечников каждой матрицы (электрода) считывалась подряд и чтобы общее число проводов между системой считывания и камерой не сильно отличалось от минимально возможного. Поэтому с каждой матрицей соединен один токовый ключ (связанный с регистром Р III) и 8 или 16 формирователей тока (связанных с регистром II) в зависимости от того, сколько сердечников, 256 или 512, содержит матрица. Для обеих матриц одной камеры используются одни и те же формирователи и разные ключи. При такой системе информация с обоих электродов камеры будет считываться не подряд, а с некоторым интервалом. Так, если матрицы содержат по 256 сердечников, то после считывания информации с матрицы заземленного электрода первой камеры (с использованием 1 - 8 формирователей и 1-го ключа) будет производиться считывание с матриц заземленных электродов трех следующих камер (9 - 32 формирователи и тот же ключ) и только после этого - с матрицы высоковольтного электрода первой камеры (1-8 формирователи и 2-ой ключ). Если же матрицы содержат по 512 сердечников, то после считывания информации с матрицы заземленного электрода первой камеры будет происходить считывание с матрицы заземленного электрода следующей камеры и затем - со второй матрицы первой камеры.

Число слов, занимаемых в накопительном устройстве при регистрации каждого события, непостоянно и зависит от числа перемагниченных ферритовых сердечников.

Проверка работы устройства

В устройстве предусмотрены различные варианты проверки его работы. (Элементы, необходимые для проверки на функциональной схеме, приведенной на рис. 1, не отражены). Работа устройства в режиме проверки начинается после нажатия кнопки или после включения генератора, имитирующих пусковой импульс.

При проверке без ферритовых матриц импульс с выхода линии задержки ЛЗ-2 подается также на входы регистра I. С помощью переключателей он может быть послан на любые триггеры регистра.

При проверке с участием ферритовых матриц импульс одновибратора ОВ-1 после соответствующего формирования подается в проверочные обмотки всех матриц или их части, проводя перемагничивание ферритовых сердечников аналогично току искры.

В обоих режимах проверки при запуске от кнопки может использоваться как разовая, так и непрерывная работа устройства считывания. При разовой проверке после опроса всех групп ферритовых сердечников в матрицах работа устройства прекращается. Для ее повторения следует вновь нажать кнопку. При непрерывной проверке повторный запуск одновибратора ОВ-1 осуществляется фронтом потенциала, возникающего на выходе схемы И-4 после опроса последней группы сердечников и передачи находящейся в ней информации в накопительное устройство.

Проверка работы может осуществляться и без накопительного устройства. В этом случае фронтом потенциала, возникающего на выходе схемы ИЛИ-5, запускается дополнительный одновибратор, а импульс, соответствующий по времени спаду импульса одновибратора, используется вместо импульса, поступающего из накопительного устройства.

В заключение авторы выражают благодарность А.А. Сафрошкиной за участие в начальной стадии работы, А.С. Кузнецову за полезные обсуждения и коллективу центра накопления и обработки информации за помощь при испытаниях устройства.

Литература

1. W. Higinbotham, J. Jacobs, H. Pate. IEEE Transaction on Nuclear Science 1965, No 1, 386.
2. J. Lindsay, I. Pizer. Int. Symposium on Nuclear Electronics, Versailles, 1968, v. III, p. 22.
3. Л.С. Барабаш, А.Г. Грачев, Л.В. Комогорова, В.Д. Кондрашов, Н.М. Никитюк. ПТЭ, №4, 66 (1969).
4. С.Е. Бару, Ю.В. Коршунов, Л.М. Курдадзе, А.П. Онучин, В.А. Сидоров. ПТЭ, №5, 51 (1969).

5. В.А. Вагов, В.В. Вишняков, А.А. Сафрошкина, А.Н. Синаев. Сообщения ОИЯИ, 13-4501, Дубна, 1969.
6. С.В. Медведь, В.В. Моисеева, А.Н. Синаев, Г.-Ю. Шахер, Н.А. Чистов. Препринт ОИЯИ, 10-3836, Дубна, 1968.

Рукопись поступила в издательский отдел

4 мая 1971 года.

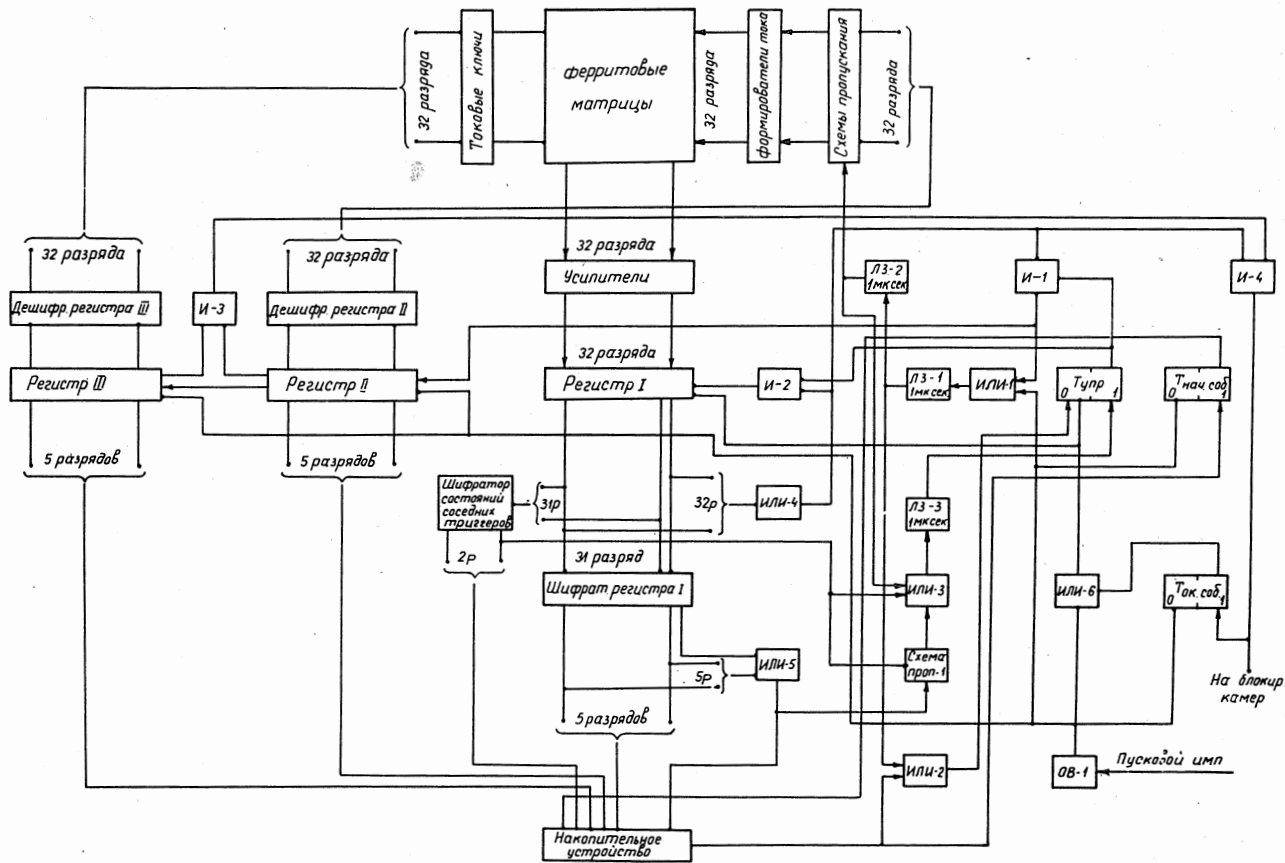
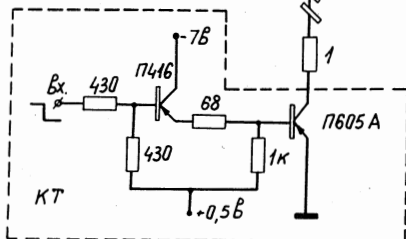
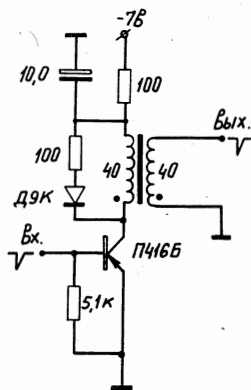
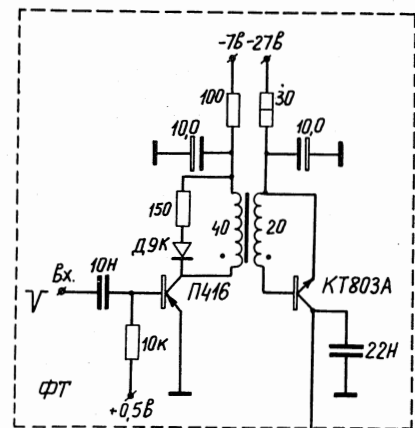


Рис. 1. Функциональная схема устройства считывания информации.



а)

б)

Рис. 2. а) Схема формирователя тока и токового ключа; б) схема усилителя сигналов.

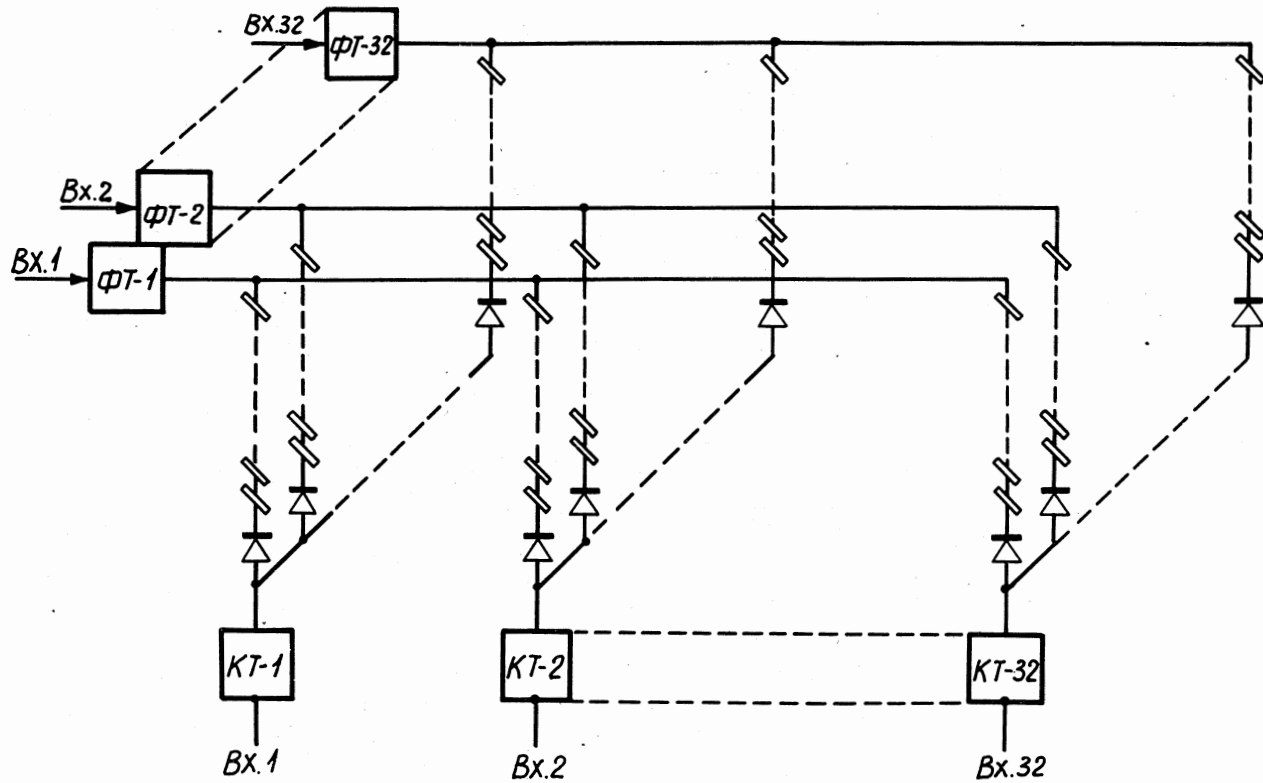
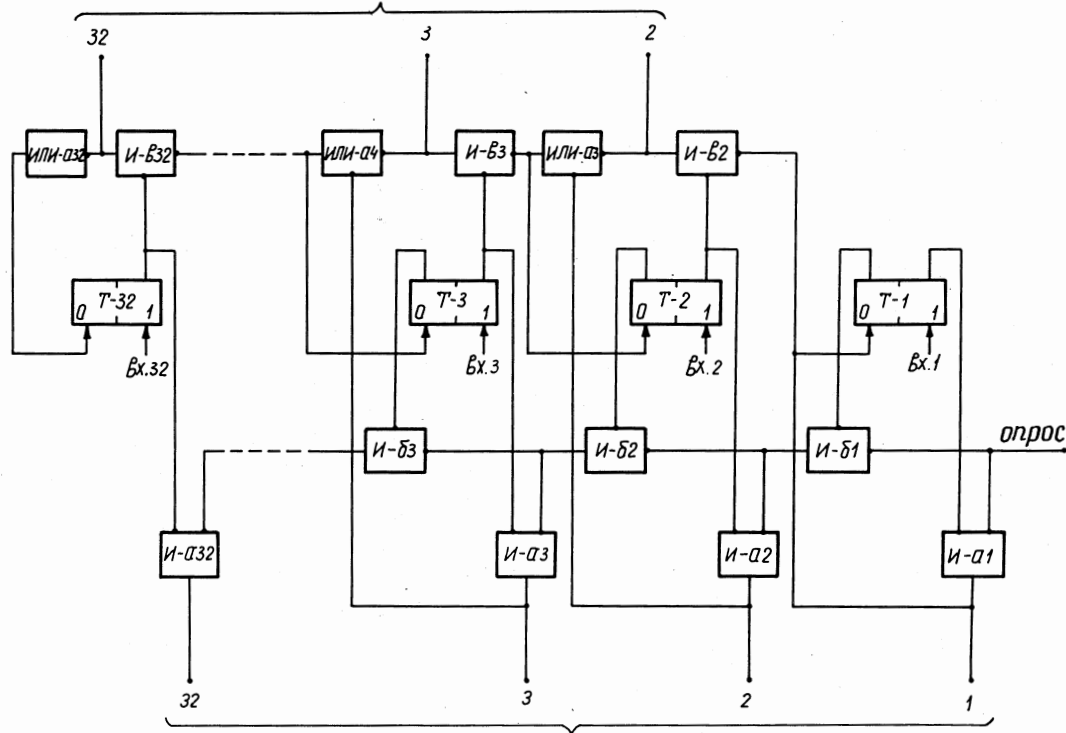


Рис. 3. Схема соединения формирователей тока и токовых ключей с матрицей.

На шифратор состояний
соседних триггеров



На шифратор регистра l

Рис. 4. Функциональная схема регистра .

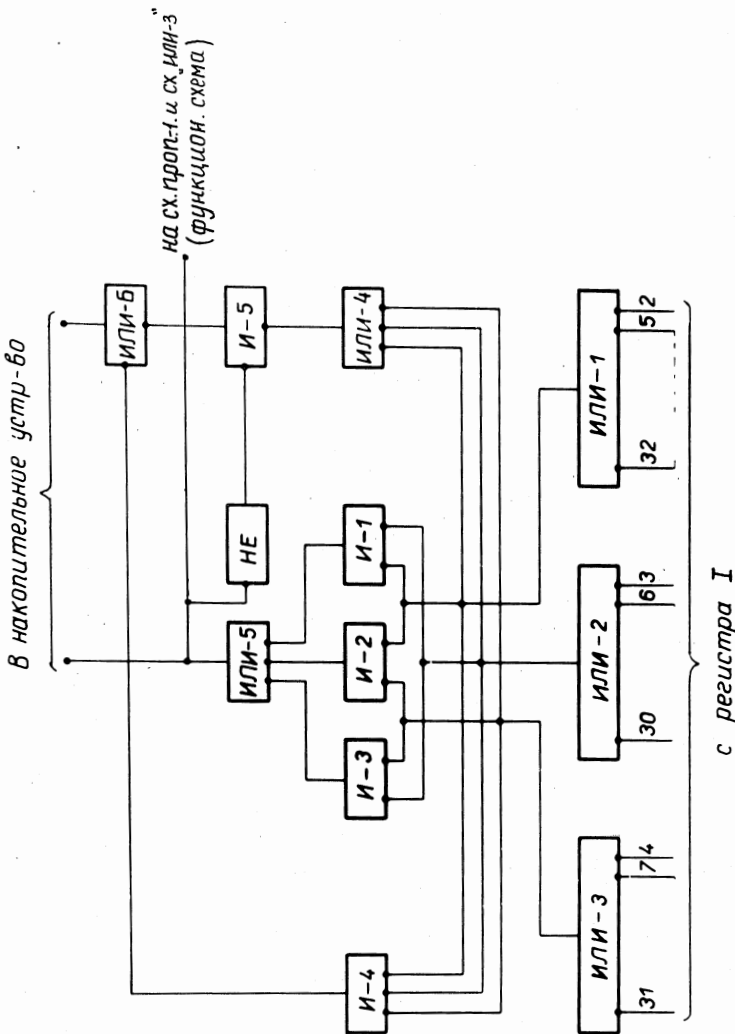


Рис. 5. Схема шифрагора состояния соседних триггеров.