

Ц841 В

Н-501

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

ДУБНА



У746/2-78

10 - 11695

Т. Немеш

МОДУЛИ ПАМЯТИ

ТИПА ППЗУ-463, ОЗУ-462, ОЗУ-464

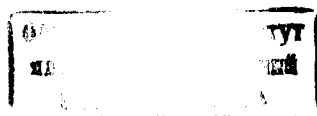
1978

10 - 11695

Т. Немеш

МОДУЛИ ПАМЯТИ

ТИПА ППЗУ-463, ОЗУ-462, ОЗУ-464



Немеш Т.

10 - 11695

Модули памяти типа ППЗУ-463, ОЗУ-462, ОЗУ-464.

Описываются три типа модулей полупроводниковой памяти: ППЗУ-463 - перепрограммируемая постоянная память; ОЗУ-462, ОЗУ-464 - полупроводниковая память произвольного доступа. Емкость каждого модуля памяти составляет 4 Кбайт. Конструктивно модули выполнены в стандарте КАМАК. Связь памяти с управляющими блоками осуществляется через магистраль крейта КАМАК, которая используется как магистраль Intel 8080.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1978

Модули памяти типа ОЗУ-462, ОЗУ-464, ППЗУ-463 разработаны для применения в системах, содержащих автономный крейт-контроллер типа ККИ-661^{1/} или другие управляющие блоки, использующие магистраль^{2/} Intel 8080.

Связь модулей памяти с управляющими блоками (крейт-контроллер, вспомогательные контроллеры, блок прямого доступа к памяти и другие) осуществляется через магистраль крейта КАМАК^{3/}, которая в этом случае используется как магистраль Intel 8080. Функциональное значение шин магистрали КАМАК (Intel 8080) приведено в таблице 1.

Максимально адресуемая емкость памяти таких систем составляет 64 Кбайт.

Каждый из разработанных модулей памяти содержит 4 Кбайт.

Ниже дается описание особенностей и принципа работы отдельных модулей памяти.

Модуль памяти типа ППЗУ-463

Описываемый модуль памяти представляет собой перепрограммируемое постоянное запоминающее устройство, предназначенное для хранения программ и констант.

Модуль разработан на основе микросхем типа Intel 8702A/1702A, внутренняя организация которых - 256 слов по 8 бит. Для удобства замены микросхем они располагаются на панельках.

Таблица I

Линии магистралей	Сигналы 8080	Источник	Значение
W1 - W16	Адрес A ₀ - A ₁₅	8080	Шины адресные 8080
W17-W24	Данные D ₀ -D ₇	8080	Магистраль выходящих данных 8080
R17-R24	D ₀ -D ₇	внешн. уст-ва (например, память)	Магистраль входных данных 8080
F8	Статус INTA	8080	Прерывание принято
A1	INP		Входные операции
F4	OUT	Статус регистр	Выходные операции
F2	MEMR		Чтение памяти
F1	M1		Чтение 1 байта команд
A2	STACK		Выполнение операций со стеком
F16	WO		Запись памяти или периферии
A4	NLTA		Стоп-режим
A8	Контроль Ожидание	8080	Индикация состояния ожидания 8080
Q	Готов	внешн. уст-ва (напр., память)	Контроль состояния ожидания
X	Запрет RAM	FROM	
S1	Синхронизация интерфейса	Интерфейс 8080	Импульс (SYNG 1) 200 нс.
S2	WR	8080	Импульс записи
B	Q	интерфейс	B=0 индицирует цикл 8080 на магистрале

Функциональная схема модуля ППЗУ-463, изображенная на рис. 1, включает следующие блоки:

1. Матрицу памяти.
2. Блок управления адреса, который формирует адрес слов (байтов), содержащихся внутри отдельной микросхемы, из кода, поступающего на шины W1/A₀ ÷ W8/A₇.
3. Блок выбора микросхемы вырабатывает адрес микросхемы (сигнал, который разрешает работу одной из 16 микросхем), дешифрируя код на шинах

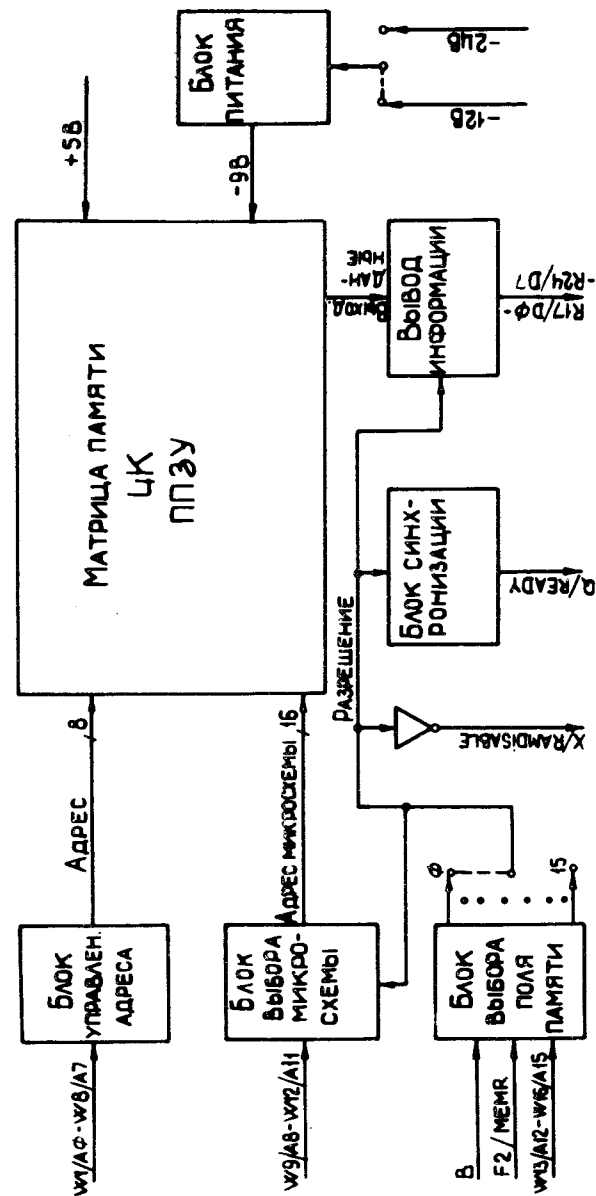


Рис. 1. Функциональная схема модуля памяти типа ППЗУ-463.

W9/A₈ ÷ W12/A₁₁. В таблице 2 приведена адресация микросхем памяти в зависимости от их расположения на печатной плате.

Таблица № 2

Номер микросхемы	Адресное поле
I	X000 - X0FF
2	X100 - X1FF
6	X200 - X2FF
7	X300 - X3FF
10	X400 - X4FF
II	X500 - X5FF
14	X600 - X6FF
15	X700 - X7FF
16	X800 - X8FF
17	X900 - X9FF
18	XA00 - XAFF
19	XB00 - XBFF
22	XC00 - XCFF
23	XD00 - XDFF
25	XE00 - XEFF
26	XF00 - XFFF

4. Блок выбора поля памяти, преобразующий код на шинах W13/A₁₂ ÷ W16/A₁₅ в сигнал "разрешение", формирование сигнала "разрешение" происходит при выполнении условия MEMR.B=1(Busy). 16 входов сигнала "разрешение" позволяют определить для конкретного модуля желаемое 4К поля памяти из 64 Кбайт. (В модуле типа ППЗУ-463 для выбора поля памяти достаточно сделать соответствующую перемычку). Сигнал "разрешение" управляет работой "блока выбора микросхемы", "блока синхронизации" и выводом информации из матрицы памяти на шины магистрали R17 ÷ R24, т.е. управляет работой данного модуля памяти.
5. Блок синхронизации, осуществляющий взаимодействие работы модуля памяти с микропроцессором по сигналу "Ready", который формируется по переднему фронту сигнала "разрешение".
6. Блок вывода информации, обеспечивающий вывод данных из матрицы памяти на шины магистрали R17 ÷ R24.
7. Блок питания, вырабатывающий напряжение -9В от источников питания -12В либо -24В, по желанию потребителя.

В системах ^{4/} при совпадении адреса ОЗУ и ППЗУ высший приоритет имеет память типа ППЗУ, поэтому в модуле памяти ППЗУ - 463 формируется сигнал "RAM disable" (Запрет ОЗУ).

Конструктивно модуль выполнен в стандарте КАМАК, ширина передней панели - 1 м.

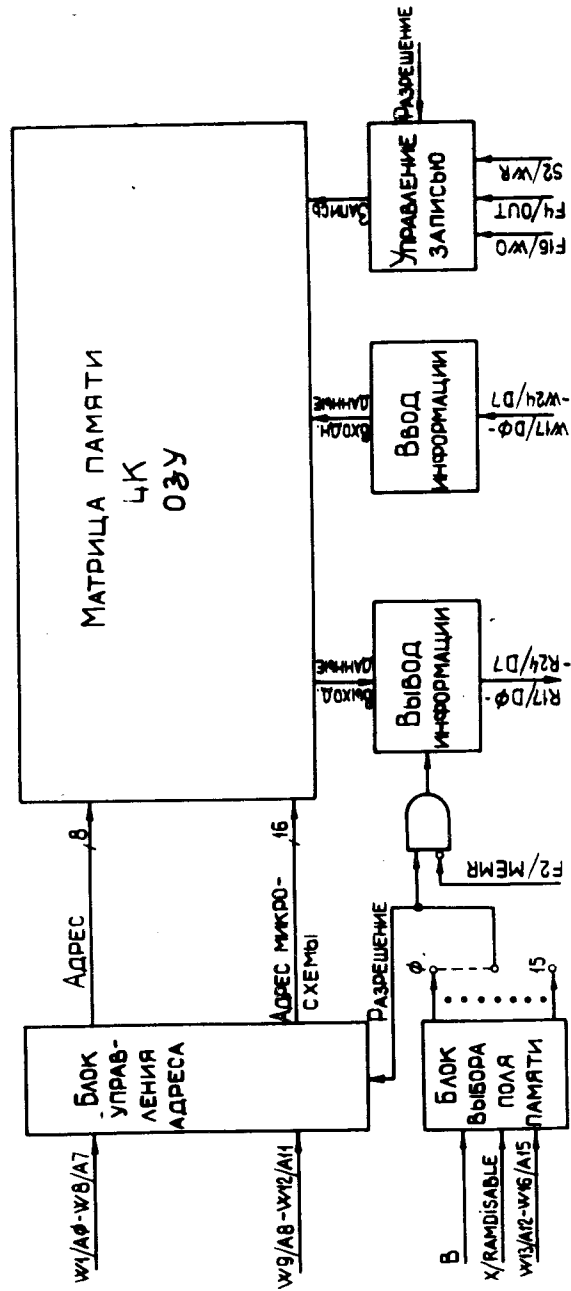
Напряжение и ток питания + 6В, - 0,8А; - 12В, - 0,6А.

Модули памяти типа ОЗУ-462, ОЗУ-464

Данные модули памяти представляют собой запоминающие устройства с произвольной выборкой, основой которых являются микросхемы:

- для модуля типа ОЗУ-462 - Intel 8101-2/2101A,
- для модуля типа ОЗУ-464 - Intel 810A-4/2102A.^{4/}

В описываемых модулях памяти (рис. 2) 16 адресных шин используются аналогично тому, как в модуле типа ППЗУ-463: 4 разряда (A₁₂ ÷ A₁₅) предназначены для выбора модуля памяти, 12 разрядов (A₀ ÷ A₁₁) определяют адрес слов внутри модуля.



Р и с. 2. Функциональная схема модулей памяти типа ОЗУ-462, ОЗУ-464.

При чтении содержимого матрицы памяти данные поступают на шины магистрали R17 ÷ R24 через блок "вывод информации", в котором стробирование слов на магистраль происходит при совпадении двух сигналов: "разрешение" и MEMR.

Запись данных в матрицу памяти с шин магистрали W17 ÷ W24 осуществляется блоком "ввод информации", при этом слова стробируются в матрицу памяти сигналом "Запись". Этот сигнал формируется "блоком управления записью" при совпадении сигналов "разрешение", "WR", "WO", "OUT".

Конструктивно блоки выполнены в стандарте КАМАК. Ширина передней панели каждого модуля - 1 м.

Напряжение и ток питания + 6В, - 1,5 А.

Литература

1. Немеш Т. ОИЯИ, 10-11232, Дубна, 1978.
2. Intel Microcomputer Systems User's Manual, Intel Corporation, 3065 Bowers Avenue, Santa Clara, California 95051.
3. CAMAC a Modular Instrumentation System for Data Handling, EUR 4100e, 1972.
4. Intel-Data Catalog, 1977, Intel Corporation, Santa-Clara.

Рукопись поступила в издательский отдел
26 июня 1978 года.