

СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

ДУБНА



Ц84Б2
Н-501

go 1/ХI

24/IV-78

10 - 11232

1875/2-78

Т.Немеш

АВТОНОМНАЯ ПРОГРАММИРУЕМАЯ СИСТЕМА
В СТАНДАРТЕ КАМАК
НА ОСНОВЕ МИКРОПРОЦЕССОРА

1978

10 - 11232

Т.Немеш

АВТОНОМНАЯ ПРОГРАММИРУЕМАЯ СИСТЕМА
В СТАНДАРТЕ КАМАК
НА ОСНОВЕ МИКРОПРОЦЕССОРА



Немеш Т.

IO - 11232

Автономная программируемая система в стандарте КАМАК
на основе микропроцессора

Описана автономная система сбора и измерения данных, содержащая
автономный контроллер, модули памяти и модули пользователей.

Автономный контроллер выполнен на основе микропроцессора типа
"Intel 8080" и используется для управления измерительной системой
и модулями памяти, сбора информации, ее предварительной обработки и
передачи на линии с ЭВМ. Все составляющие систему модули имеют вы-
ход на магистраль КАМАК/8080, выполнены в стандарте КАМАК, разра-
ботаны и изготовлены в ЛВЭ ОИЯИ.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1978

Nemes T.

IO - 11232

A Stand-Alone CAMAC System Based on a
Microprocessor

This paper describes a stand-alone CAMAC system for data
collection and processing. It contains an intelligent crate controller
and memory and users' modules.

The intelligent controller is based on a microprocessor
"Intel 8080" and it is used to control measurements and the memory
units; it fulfills the task of data collection, primary data processing
and transmission to central computer. All the modules are connected
by means of the CAMAC dataway/8080 bus, and they correspond to
CAMAC standards.

The system was designed and made in the Laboratory of
High Energies in JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1978

I. ВВЕДЕНИЕ

Разработана автономная программируемая система
на основе микропроцессора "Intel 8080", которая со-
держит: автономный контроллер, память и модулиperi-
ферийных устройств. Микропроцессоры и модули полу-
проводниковой памяти широко применяются в области
цифровой вычислительной техники. Их использование
позволяет создавать более дешевые управляющие модули
и системы в сравнении с традиционными системами на
основе малых ЭВМ. Разработанная система может быть
использована как автономная для измерения и сбора
данных и как часть больших систем для сбора, измере-
ния и обработки информации.

Крейт с автономным контроллером, по сути дела,
является вычислительной системой, содержащей те же
узлы, что и компьютер: центральный процессор, память,
периферийные устройства, коммутационную панель, канал
прямого доступа и т.д. Все эти узлы связаны через ма-
гистраль крейта и выполнены как модули КАМАК. Име-
ется два типа этих модулей: модули пользователей и
периферийные устройства, выполненные в стандарте
КАМАК. Ко второму типу относятся модули, использую-
щие магистраль нестандартным образом - как шину
микропроцессора "Intel 8080". В данном случае (см.
рис. 1) микропроцессор, память, интерфейс коммути-
ционной панели используют магистраль для передачи
сигналов "Intel 8080".

Управляющий модуль системы - автономный крейт-
контроллер ККИ-661. Этот модуль содержит микро-

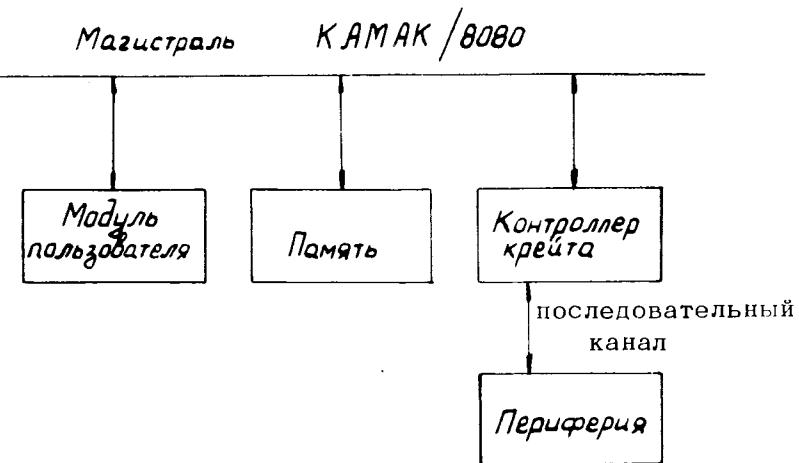


Рис. 1. Функциональная блок-схема автономной системы.

процессор "Intel 8080", интерфейсы магистрали КАМАК, прерывания, канала последовательного действия и внутреннюю память.

В системе применяются два типа памяти: ОЗУ-462 и ППЗУ-463. Модули памяти используют магистраль крейта как шину "Intel 8080". Каждый из них имеет объем памяти 4К байт. Модуль ППЗУ-463 содержит микросхемы "Intel" типа С8702А или С1702А.

Другим модулем, использующим магистраль как шину "Intel 8080", является интерфейс коммутационной панели. Он служит для задания тестовых программ. Для более быстрой прямой передачи данных из модулей пользователей в память применяется контроллер канала прямого доступа - рис. 2.

Если автономная система из-за сложности задачи конструктивно не размещается в одном крейте КАМАК, есть возможность создания многокрейтной системы с использованием ветви, где стандартная магистраль соединена с основным крейтом через драйвер ветви (см. рис. 3).

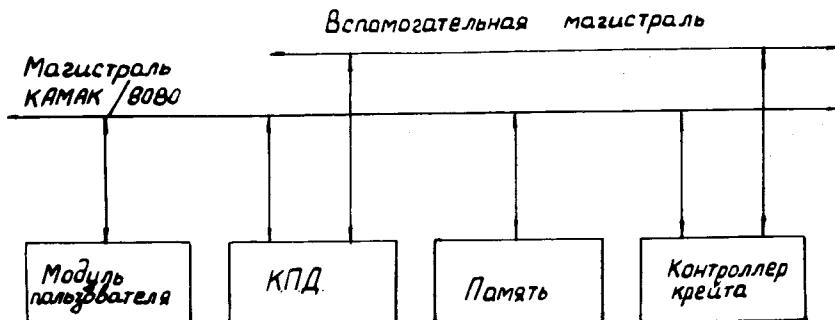


Рис. 2. Функциональная блок-схема прямой передачи данных в память.

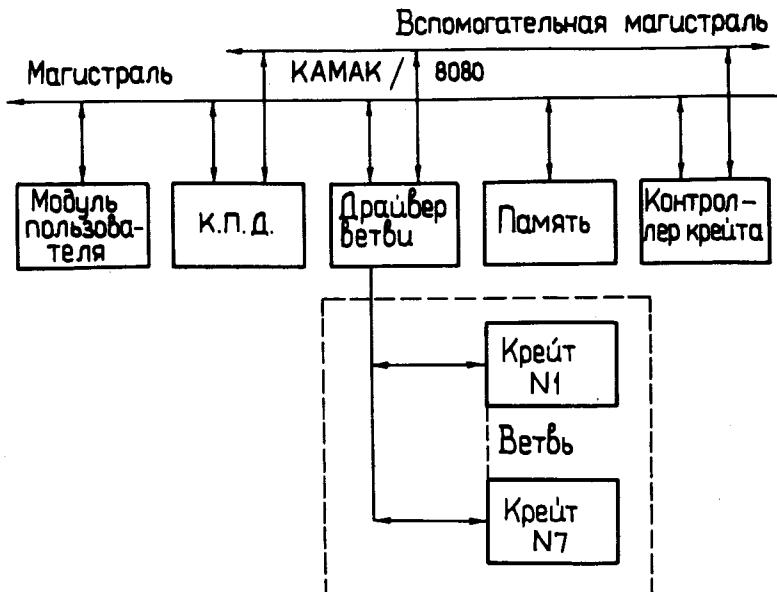


Рис. 3. Блок-схема многокрейтной системы.

II. АВТОНОМНЫЙ КОНТРОЛЛЕР

Основными узлами контроллера является микропроцессор типа "Intel 8080" и связанные с ним цепи (см. рис. 4).

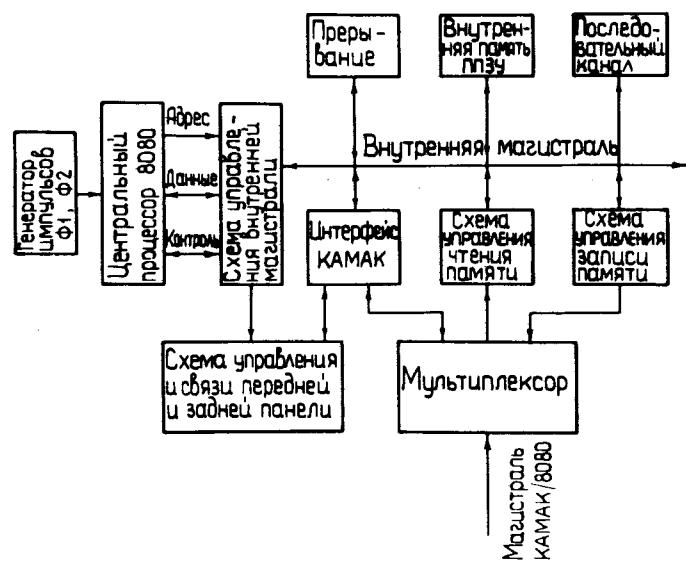


Рис. 4. Функциональная схема автономного контроллера.

Интерфейс магистрали КАМАК, который формирует стандартные команды КАМАК, управляет на магистрали обменом данных, организует сигналы L, Q, X. Кроме того, он содержит 3-байтный буферный регистр данных и 8-разрядный регистр управления состоянием контроллера.

Движение информации на магистрали программируется с помощью команд двух типов:

а) команд записи информации в память - STA, STAX, MOV, MVI;

б) команд ввода-вывода - IN/OUT (например, при чтении, записи данных в буферный и управляющий

регистр). Команда STA\$ используется для прямой адресации магистрали КАМАК, команды STAX, MOV, MVI - для косвенной. В адресной части команды обращения к магистрали (STA и т.д.) содержится номер модуля Ni и субадрес Ai, в информационной части - функция КАМАК Fi. Во время чтения и записи обмен информацией идет между буферным регистром и магистралью КАМАК. Если команды STA, MOV, MVI управляют магистралью, то пары-регистры микропроцессора (B, D, H) содержат код номера станции и субадрес. При обращении к модулю КАМАК через магистраль адресная часть команды обращения имеет следующий формат:

Адресная часть

A15

1	1	1	1	1	1	1	N16	N8	N4	N2	N1	A8	A4	A2	A1
---	---	---	---	---	---	---	-----	----	----	----	----	----	----	----	----

Информационная часть

D7

D0

C4	C2	C1	F16	F8	F4	F2	F1
----	----	----	-----	----	----	----	----

Из рисунков видно, что адресная часть занимает адресное поле с FE00 до FFFF. Это значит, что последние 512 байт памяти не могут быть использованы контроллером как нормальная память. Когда контроллер дешифрирует адрес КАМАК вместе с командами STA, STAX, MOV, MVI, то автоматически генерируется и цикл КАМАК на магистрали.

Если же при обращении к модулям КАМАК используются команды STA, STAX, то код функции и адрес крейта будут содержаться в аккумуляторе, если же используются команды MOV и MVI - в рабочих регистрах или информационной части команды.

Перед записью на магистраль необходимо производить загрузку данных в буферный регистр тремя отдельными командами OUT, после выполнения операции чтения с магистрали производится операция чтения информации из буферного регистра с помощью команд IN.

Z, C - сигналы магистрали формируются с помощью OUT -команд, использующих в этот момент аккумулятор.

Регистр управления состоянием контроллера содержит следующие флаги.

Q	D	E	X	I	TIE	EIE	DIE
---	---	---	---	---	-----	-----	-----

Флаги Q, D, E, X управляются магистралью, флаги I, TIE, EIE, DIE - программой микропроцессора.

Ответ магистрали "Q" переписывается во время выполнения команд STA, STAX, MOV, MVI, если их адресная часть содержит адрес КАМАК.

Запрос "D" формируется с помощью комбинаций сигналов на магистрали. Если D=1 и DIE = 1, то организуется прерывание программ.

Ошибка "E". Если E=1 и EIE = 1, то наступает прерывание программ. После выполнения команды прерывания содержимое разряда E автоматически стирается.

Ответ "X" с магистрали подается во время цикла КАМАК.

Запрет "I". Если I = 1, на шине магистрали действует запрет.

TIE - прерывание ввода данных на телетайп (ТТУ), если TIE = 1.

EIE - прерывание по сигналу ошибки, если EIE=1.

DIE - прерывание по запросу, если DIE = 1.

Исходное состояние регистра управления статусом контроллера определяется следующими значениями (положениями) флагов: Q, D, E, X равны нулю, а I, TIE , EIE , DIE - единице.

Программирование управляющего регистра. Содержимое разрядов I, TIE, EIE , DIE может быть изменено двумя способами: первый - перезапись, второй - запись выбранными командами. Состояние остальных флагов - Q, D, E, X - программно не изменяется.

Для облегчения программирования установка и очистка I -, EIE -, DIE -разрядов осуществляется отдельными OUT -командами, которые не используются в аккумуляторе.

Для упрощения программирования чтение (каждого в отдельности) E -, Q -, D -, X -, I -разрядов осуществляется с помощью отдельных IN -команд, при этом результат находится в 7-ом разряде аккумулятора. Чтение всего статус-регистра осуществляется одной IN -командой, и результат записывается в аккумулятор.

1. Организация сигнала LAM

Контроллер производит опрос сигналов LAM в соответствии с требованиями стандарта КАМАК. Это значит, что формируется сигнал запроса D и вызывается прерывание программы, если DIE = 1. Имеется три команды INPUT, которые читают сигналы GL по байтам. На задней панели размещен разъем сортировки запросов, который может быть при необходимости соединен с LG.

2. Интерфейс прерывания

Микропроцессор имеет 8 уровней прерывания. Последовательный канал, запрос D, ошибка E используют три из них, а остальные 5 связаны с кнопками на передней панели и используются для начала пяти задач. Они работают в следующем порядке приоритета прерывания:

"Старт",

Задача - 1 ,

 " - 2,

 " - 3,

 " - 4, причем высший приоритет имеет кнопка "Старт" и порядок приоритета можно менять, не нарушая приоритета кнопки "Старт".

3. Внутренняя память (256 байт ППЗУ)

Используется для хранения программ заранее заданных исходных состояний контроллера, имеет адрес в памяти, занимающий ячейки 0 ÷ 256, и работает в положении тумблера "ППЗУ-загрузка", при этом операционная память автоматически не читается в момент работы внутренней памяти. После выполнения последнего (256-го) адреса программ контроллер находится в состоянии ожидания до момента отключения ППЗУ. Каждый пользователь имеет возможность использовать свой объем внутренней памяти.

4. Последовательный канал управляет последовательностью включения периферийных устройств (телефон, дисплей и МОДЕМ). Главной частью интерфейса канала является микросхема USART . Кроме нее имеется триггер запуска чтения, который устанавливается OUT-командами. Если триггер находится в состоянии "1", то на разъем, расположенный на передней панели, поступает сигнал чтения следующей строки. Данный интерфейс последовательного канала разработан в соответствии с требованиями телетайпа ASR -33, рассчитанного на ток не более 20 мА.

Таблица 1

Контакт	Сигнал	Контакт	Сигнал
1	ASSIGNED ELSEWHERE	2	L1
3	AE	4	L2
5	AE	6	L3
7	AE	8	L4
9	AE	10	L5
11	AE	12	L6
13	AE	14	L7
15	GRANT IN	16	L8
17	GRANT OUT	18	L9
19	AE	20	L10
21	AE	22	L11
23	AE	24	L12
25	AE	26	L13
27	REQUEST	28	L14
29	ACL	30	L15
31	AE	32	L16
33	FREE USE	34	L17
35	FREE USE	36	L18
37	FREE USE	38	L19
39	FREE USE	40	L20
41	AE	42	L21
43	W1	44	L22
45	W2	46	L23
47	W4	48	L24
49	W8	50	AE
51	W16	52	OV

Таблица 2

Линии магистрали	Сигналы 8080		Источник	Значение
	Адрес	AD - A15		
W1 - W16			8080	Шины адресные 8080
W17- W24	Данные	D0 - A7	8080	Магистраль выходных цепей 8080
R17-R24		D8 - D7	внешн.уст-ва (напр., память)	Магистраль входных данных 8080
P8	Статус	INTA	8080	Прерывание принято
A1		INP		Входные операции
P4		OUT	Статус	Выходные операции
P2		MEMR		Чтение памяти
P1		M1		Чтение I байта команд
A2		STACK		Выполнение операций со стеком
P16		WO		Запись в память или периф.устройство
A4		HLTA		Стоп-режим
A8	Контроль Ожидание		8080	Индикация состояния ожидания 8080
Q	Готов		внешн.уст-ва (напр., память)	Контроль состояния ожидания
Z	Запрет RAM		PCM	
S1	Синхронизация интерфейса		Интерфейс 8080	Импульс (SYNC 1) 200 нс.
S2	WR		8080	Импульс записи
B	Q		Интерфейс	B=0 индицирует цикл 8080 на магистрали

Для управления магистралью применяется мультиплексор. В таблице 2 представлена схема использования шин магистрали.

5. Контроллер прямого доступа к памяти (КПД) используется, если скорость управления программным методом не соответствует требованиям системы измерения

и сбора данных. В этом случае контроллер прямого доступа непосредственно подключается к памяти, управляющий ("master") контроллер пассивен. Модулями пользователя и памятью управляет КПД через магистраль КАМАК и магистраль АСВ (рис. 2). Контроллер ККИ имеет вспомогательную магистраль, называемую АСВ (таблица 1). Связь вспомогательной магистрали осуществляется через разъем, расположенный на задней панели контроллера. Режим работы вспомогательной магистрали определяется главным триггером "Enable - Disable", управляемым командами OUTPUT.

III. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

1. Модуль контроллера имеет тройную ширину в стандарте КАМАК. Схема выполнена печатным монтажом на трех печатных платах.

На передней панели модуля установлены:

а) тумблер "Работа/задержка" – управляет автоматической последовательностью работы контроллера;

б) тумблер "ППЗУ-загрузка" – разрешает режим работы внутренней памяти;

в) кнопка "Шаг" – если тумблер "Работа/задержка" установлен в положение "Задерж.", контроллер работает в шаговом режиме;

г) кнопка "сброс-старт" – разрешает начало выполнения программ с нулевого адреса;

д) четыре кнопки и четыре высокочастотных разъема "Lemo" :

Задача 1,

" – 2,

" – 3,

" – 4,

дают возможность выполнения четырех отдельных программ;

е) три высокочастотных разъема – для передачи сигналов "Запрос", "Подтверждение", "Запрет";

ж) семь сигнальных лампочек: "Пауза", "Работа", "Задерж.", Q, X – ответ, "Запрос", D, I; разъем

32 ГВ – для подачи данных в канал последовательного действия.

2. Ширина модуля памяти в стандарте КАМАК одинарная.

Схема выполнена печатным монтажом на одной печатной плате.

IV. ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ

Минимальная система, состоящая из крейт-контроллера, модулей памяти ОЗУ, ППЗУ, и ее программное обеспечение.

Таблица 3

Команды	Функции	Команды	Функции
OUT 0	Запись последоват. канала инверт. данных	IN 0	Чтение последов.канала инвертир. данных
OUT 1	Запись сигнала чтения для послед.канала	IN 1	Чтение инверт.статуса послед.канала данных
OUT 2	Сброс I	IN 2	Чтение TO — AC7
OUT 3	Установка I	IN 3	Чтение состояния ветви
OUT 4	Сброс EIE	IN 4	Чтение E — AC7
OUT 5	Установка EIE	IN 5	Чтение GL1 — GL8
OUT 6	Сброс DIE	IN 6	Чтение GL9 — GL16
OUT 7	Установка	IN 7	Чтение GL17- GL24
OUT 8	Генерация Z	IN 8	Чтение Q — AC7
OUT 9	Генерация C	IN 9	Чтение D — AC7
OUT A	Запись DBR I-8	IN A	Чтение DBR I-8
OUT B	Запись DBR 9-16	IN B	Чтение DBR 9-16
OUT C	Запись DBR I7-24	IN C	Чтение DBR I7-24
OUT D	Сброс TIE	IN D	Чтение X — AC7
OUT E	Перезапись ICSR	IN E	Чтение I — AC7
OUT F	Выборная запись ICSR	IN F	Чтение ICSR
OUT 10	Установка TIE		
OUT 11	Сброс REQ		
OUT 12	Установка REQ		
OUT 13	Запись уровня приоритета		
OUT 14	Запись контрольного слова послед.канала данных		

печение аналогичны системе "Intel MDS-8" и ее программному обеспечению. Следовательно, в данном случае можно использовать все "Intel" -программы, например, "Monitor" -программу", "Texteditor", "Assembler" и т.д.

Таблица 3 содержит список команд, используемых контроллером.

ЛИТЕРАТУРА

1. Distributed Intelligence in CAMAC Multicrate Controllers, TID226617, DRAFT/7/28/76, NIM DATAWAY WORKING GROUP.
2. CAMAC A Modular Instrumentatation System for Data Handling, EUR 4100e, 1972.
3. CAMAC Organisation of Multi-Crate Systems, EUR 4600e, 1972.
4. From CPU to software, Bill Davidow, Intel. Corp., 1974, Printed in U.S.A. MCS-064-474/25 K.

Рукопись поступила в издательский отдел
4 января 1978 года.