

**СООБЩЕНИЯ
ОБЪЕДИНЕННОГО
ИНСТИТУТА
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ
ДУБНА**

P11-85-975

**В.Е.Аниховский, Д.Н.Лопырев, А.М.Макашкин,
В.И.Старцев**

**УНИВЕРСАЛЬНАЯ
ШЕСТНАДЦАТИРАЗРЯДНАЯ МИКРО-ЭВМ
НА БАЗЕ МИКРОПРОЦЕССОРА I8086
Технические вопросы**

1985

В настоящее время интенсивно ведется развитие микропроцессорной техники, с помощью которой решаются многочисленные проблемы как в науке, так и в народном хозяйстве.

Авторы данной работы на своем опыте убедились в эффективности применения данной техники при решении задач по обеспечению терминалами базовых ЭВМ ЦВК ОИЯИ, по организации связи между ЭВМ /1,2/.

Следует отметить, что при решении вышеупомянутых задач приходилось всю работу начинать с "нуля", т.е. в каждом отдельном случае разрабатывалась заново архитектура устройства с учетом конкретно решаемой задачи. Каждый раз полностью выполнялись этапы изучения проблемы, поиск варианта решения, проектирования, изготовления и отладки.

Опираясь на свой опыт и на известные другие решения /3,4/, авторы считают, что для многих применений достаточным является создание некоторого универсального набора функционально- и конструктивно законченных модулей, узлов и т.п., выполненных на современной базе больших и сверхбольших интегральных схем, связанных посредством общей магистрали /4/. С помощью такого набора, выбирая (буквально, набирая) требуемую архитектуру устройства, можно решать широкий круг задач.

В этой работе авторы предлагают один из возможных вариантов такого решения.

1. Структура 16-разрядной микро-ЭВМ

На рисунке приведена структурная схема набора функционально и конструктивно законченных модулей 16-разрядной микро-ЭВМ. Ниже приведено краткое описание ее модулей.

Микромашина (МММ). Является базой для любой архитектуры, выполняемой на данной основе, организует работу всей системы.

Микромашина выполнена на базе 16-разрядного микропроцессора 18086 (отечественный аналог КР1808ВМ86). 18086 /6,7/ по своим характеристикам практически на порядок превосходит распространенные 8-разрядные микропроцессоры 18080/18085 (отечественный аналог КР580ВМ80) и имеет:

Объединенный институт
ядерных исследований
БИБЛИОТЕКА

- 16-разрядную шину данных;
- 20-разрядную шину адреса (непосредственная адресация до 1 Мбай-та);
- операции с битами, байтами, словами, строками (блоками);
- двоичную и десятичную арифметику, включая умножение и деление;
- предварительную выборку команд с очередью емкостью до 6 байт;
- адресацию до 64 К портов ввода/вывода;
- 256 уровней прерывания;
- минимальную и максимальную конфигурацию.

Кроме того, в конфигурацию МКМ включаются:

- ОЗУ емкостью 16 Кбайт (на базе K537P2A);
- ПЗУ емкостью 16 Кбайт (на базе K573P42);
- программируемый контроллер прерываний (KP580BN59), позволяющий учитывать 8 внешних причин прерываний. Предусмотрена возможность каскадного включения подобных контроллеров с расширением учитываемых причин прерываний до 64;
- программируемый контроллер прямого доступа к памяти (KP580BK57), позволяющий организовать 4 канала прямого доступа. Предусмотрена возможность подключения еще одного программируемого контроллера прямого доступа с увеличением числа каналов до 8;
- программируемый таймер (KP580BI53) с тремя независимыми счетчиками;
- программируемый последовательный интерфейс (K580BV5I), с помощью которого к микромашине подключается операторская консоль (дисплей).

Расширение ОЗУ. Позволяет обеспечить необходимый объем оперативной памяти.

Выполнено в двух вариантах:

- статическое ОЗУ объемом до 32 Кбайт на модуль (на базе K537P2A);
- динамическое ОЗУ объемом до 128 Кбайт на модуль при использовании микросхем K565P3/P4 и объемом до 512 Кбайт на модуль при использовании микросхем K565P5.

Блок связи с терминалами (БСТ). Позволяет подключать к микромашине до 8 терминалов по последовательной связи.

Выполнен на базе программируемых последовательных интерфейсов (KP580BV5I), позволяющих организовать следующие режимы:

- асинхронный или синхронный способ передачи данных;
- 5-, 6-, 7- или 8-битный код символа;
- формирование стартового бита и 1-, 1,5-, 2-стоповых битов в асинхронном режиме;

- дополнение передаваемого символа контрольным разрядом до четности или нечетности;

- контроль принимаемого символа на четность;
- контроль формата символа, потери символа при приеме;
- скорость работы в асинхронном режиме до 9600 бод, в синхронном - до 56 Кбод.

Модуль БСТ имеет приоритетную схему учета запросов на обслуживание терминалов (на базе схем K589IK14).

Возможны режимы работы с микромашиной как в режиме прерывания, так и в режиме "опроса" статусной информации.

Линейные интерфейсы к терминалам выполнены в двух вариантах:

- стандартная токовая петля;
- стандартная токовая петля и RS-232C.

Блок связи с каналом ЕС ЭВМ (БСК). Позволяет осуществить подключение микромашины к ЕС ЭВМ через стандартный мультиплексный канал.

Выполнен на базе микросхем средней и малой интеграции, имеет возможность логически подключаться к каналу ЕС ЭВМ как по инициативе канала, так и по инициативе микромашины.

Блок медленного ввода-вывода (EMBB). Позволяет подключать к микромашине внешние устройства ввода-вывода.

Выполнен на базе программируемого параллельного интерфейса (KP580BV55) и двух программируемых последовательных интерфейсов (KP580BV5I).

Посредством EMBB к микромашине подключено устройство ввода с перфоленты RS-1501 и АЦПУ D-100 (80-колоночное, с интерфейсом типа ИРПР). Возможно подключение еще двух внешних устройств, имеющих последовательный интерфейс RS-232C.

Инженерный пульт (ИП). Предназначен для отладки аппаратуры и программного обеспечения.

Выполнен на базе микросхем средней и малой интеграции. Включает в себя:

- ключи шин адреса и данных;
 - ключи управления режимами работы;
 - индикацию разрядов шин адреса и данных, и дополнительный 16-разрядный регистр индикации;
 - индикацию управляющих сигналов процессора и режимов работы.
- Имеет следующие режимы работы:
- останов исполняемой программы по адресу;
 - выполнение программы по шагам;
 - "захват" системной шины и организация: а) режима записи в любую ячейку памяти с ключей, б) режим блочной записи по 256 байт,

начиная с любого адреса заданного с ключей, в) режим записи во внешний порт вывода, г), д), е) — то же, что и а), б), в), но в режиме чтения.

Из программы доступны ключи данных для чтения, регистр индикации шины данных и дополнительный регистр индикации для вывода информации.

Описанные выше модули разработаны, спроектированы, изготовлены, отлажены и опробованы на тестовых программах.

В настоящее время ведется разработка следующих устройств.

Контроллер накопителей на флоппи-(гибких) дисках (КФД). Позволяет подключение 4 накопителей на флоппи-дисках. Выполнен на базе программируемого контроллера I8272A.

Очевидно, что при подключении накопителя на флоппи-диске и постановке стандартной операционной системы, вся выполненная работа поднимается на качественно более высокий уровень, при этом расширяется сфера возможных ее приложений.

Контроллер быстрой последовательной связи (КБС). Позволяет организовать передачу данных между микро-ЭВМ и другими быстрыми источниками-приемниками информации (например, внешняя память, физические установки, локальная сеть и др.).

Контроллер быстрой последовательной связи разрабатывается на базе программируемого многопротокольного последовательного контроллера I8274 (аналог ГДР — У855), который обеспечивает:

- скорость передачи до 800 Кбод;
- синхронный или асинхронный способ передачи данных;
- возможность использования высокоуровневых протоколов передачи данных SDLC и HDLC;
- использование прямого доступа к памяти при передаче массивов.

В качестве передающей среды предполагается использовать коаксиальный кабель.

II. Конструкция 16-разрядной микро-ЭВМ

Анализ параметров зарубежных и отечественных микро-ЭВМ показывает, что их структура в отличие от существующих классов ЭВМ имеет новые функциональные характеристики и особые качественные свойства конструкции /3,4/.

Так, для класса микро-ЭВМ характерно:

- модульность, возможность функционального и конструктивного наращивания микро-ЭВМ за счет включения в ее состав отдельных ячеек, устройств в соответствии с изменением объема и вида решаемых задач;

- магистральный принцип объединения всех функциональных устройств в одну или несколько шин для передачи сигналов;

- простота конструкции, оптимальные показатели технологичности, плотности компоновки, материалоемкости, стоимости, универсальности применения;

- значительное повышение надежности элементов и изделий в целом;

- значительное сокращение сроков разработки и освоения новых микропроцессорных средств вычислительной техники и др..

В данной работе авторы использовали в качестве конструктива наиболее доступный в ОИЯИ стандартный крейт КАМАК и стандартные ячейки КАМАК (в основном 1М и 2М).

С одной стороны, данный конструктив имеет шинную организацию, необходимую для разработки микро-ЭВМ, достаточно мощный источник питания с необходимым набором номиналов напряжений и может иметь вентиляционную панель. С другой стороны, он обладает рядом недостатков: медленная, "тяжелая" шинная магистраль, не оптимальный размер рабочего поля печатной платы и не совсем удачное расположение основного разъема на ней, недостаточное количество контактов основного разъема, что не позволяет полностью использовать возможности микропроцессора I8086 в максимальной конфигурации.

Кратко о конструкции функциональных модулей 16-разрядной микро-ЭВМ:

- микромашина выполнена в двойной ячейке;

- расширение ОЗУ выполнено в одинарной ячейке;

- блок сопряжения с терминалами выполнен в двух вариантах:

а) с интерфейсом "токовая петля" — в одинарной ячейке;

б) с интерфейсом "токовая петля" и RS-232C — в двойной ячейке;

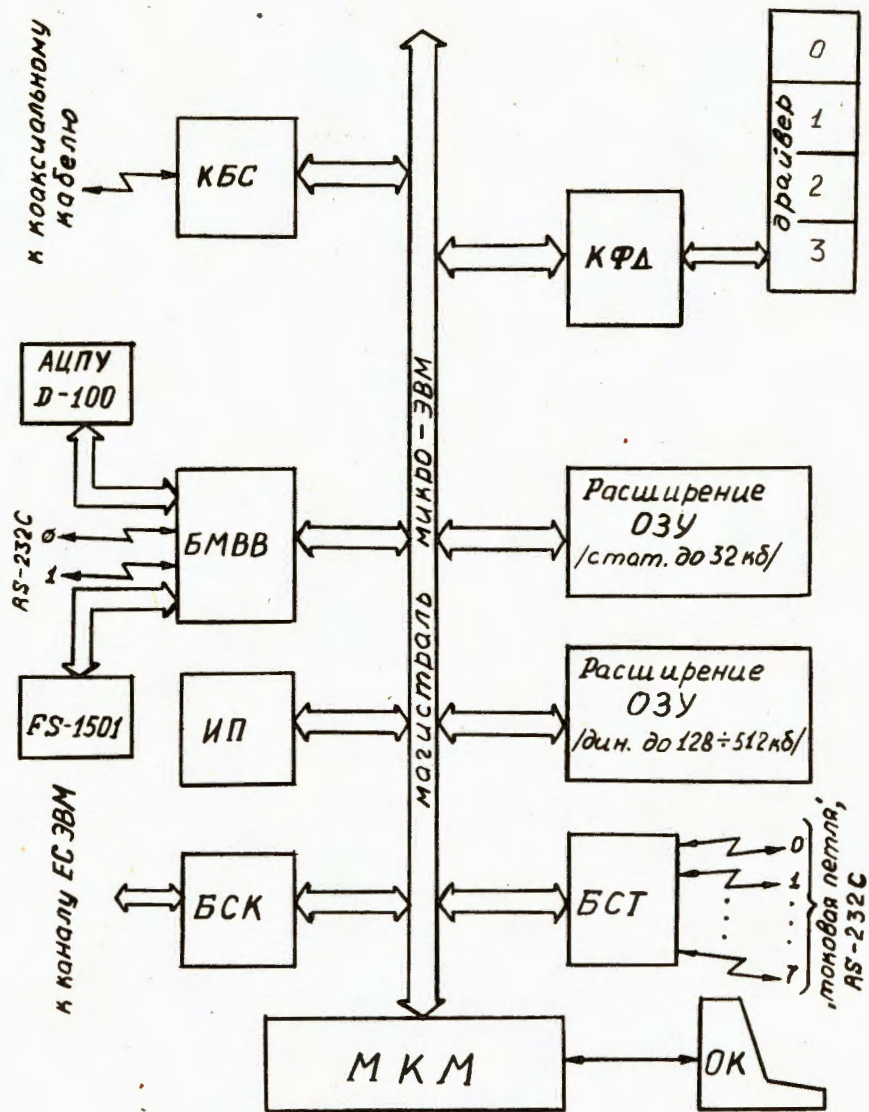
- блок связи с каналом ЕС ЭВМ выполнен в двойной ячейке;

- блок медленного ввода-вывода выполнен в одинарной ячейке;

- инженерный пульт выполнен в двойной ячейке с нестандартной расширенной лицевой панелью;

- контроллер флоппи-диска выполнен в одинарной ячейке;

- контроллер быстрой последовательной связи выполняется в одинарной ячейке.



Структурная схема 16-разрядной микро-ЭВМ.

В заключение авторы считают своим долгом выразить благодарность В.М.Пушкиной, С.В.Спириной и В.И.Карпову за оказанную техническую помощь при разработке и изготовлении модулей микро-ЭВМ.

Литература.

1. Аниховский В.Е. и др., ОИЯИ, П-81-853, Дубна, 1981.
2. Аниховский В.Е. и др., ОИЯИ, П-83-315, Дубна, 1983.
3. Гиглавий А.В. и др. Микро-ЭВМ СМ-1800. "Финансы и статистика", М., 1984.
4. Романов Ф.И., Шахнов В.А.. Конструкционные системы микро-ЭВМ. "Радио и связь", М., 1983.
5. Алексеенко А.Г. и др.. Проектирование радиоэлектронной аппаратуры на микропроцессорах. "Радио и связь", М., 1984.
6. Intel the 8086 Family User's Manual, October, 1981.
7. Intel Microprocessor and Peripheral Handbook, 1983.

Рукопись поступила в издательский отдел
30 декабря 1985 года.

НЕТ ЛИ ПРОБЕЛОВ В ВАШЕЙ БИБЛИОТЕКЕ?

Вы можете получить по почте перечисленные ниже книги, если они не были заказаны ранее.

D17-81-758	Труды II Международного симпозиума по избранным проблемам статистической механики. Дубна, 1981.	5 р. 40 к.
P18-82-117	Труды IV совещания по использованию новых ядерно-физических методов для решения научно-технических и народнохозяйственных задач. Дубна, 1981.	3 р. 80 к.
D2-82-568	Труды совещания по исследованиям в области релятивистской ядерной физики. Дубна, 1982.	1 р. 75 к.
D9-82-664	Труды совещания по коллективным методам ускорения. Дубна, 1982.	3 р. 30 к.
D3,4-82-704	Труды IV Международной школы по нейтронной физике. Дубна, 1982.	5 р. 00 к.
D11-83-511	Труды совещания по системам и методам аналитических вычислений на ЭВМ и их применению в теоретической физике. Дубна, 1982.	2 р. 50 к.
D7-83-644	Труды Международной школы-семинара по физике тяжелых ионов. Алушта, 1983.	6 р. 55 к.
D2,13-83-689	Труды рабочего совещания по проблемам излучения и детектирования гравитационных волн. Дубна, 1983.	2 р. 00 к.
D13-84-63	Труды XI Международного симпозиума по ядерной электронике. Братислава, Чехословакия, 1983.	4 р. 50 к.
D2-84-366	Труды 7 Международного совещания по проблемам квантовой теории поля. Алушта, 1984.	4 р. 30 к.
D1,2-84-599	Труды VII Международного семинара по проблемам физики высоких энергий. Дубна, 1984.	5 р. 50 к.
D17-84-850	Труды III Международного симпозиума по избранным проблемам статистической механики. Дубна, 1984. /2 тома/	7 р. 75 к.
D10,11-84-818	Труды V Международного совещания по проблемам математического моделирования, программированию и математическим методам решения физических задач. Дубна, 1983	3 р. 50 к.
	Труды IX Всесоюзного совещания по ускорителям заряженных частиц. Дубна, 1984 /2 тома/	13 р. 50 к.
D4-85-851	Труды Международной школы по структуре ядра, Алушта, 1985.	3 р. 75 к.

Заказы на упомянутые книги могут быть направлены по адресу:
101000 Москва, Главпочтамт, п/я 79
Издательский отдел Объединенного института ядерных исследований

Аниховский В.Е. и др.

P11-85-975

Универсальная шестнадцатиразрядная микро-ЭВМ на базе микропроцессора I8086 /технические вопросы/

Приводится техническая реализация шестнадцатиразрядной микро-ЭВМ на базе микропроцессора I8086 /отечественный аналог - КР810ВМ86/. Микро-ЭВМ выполнена в виде функционально- и конструктивно законченных модулей, выполненных на современной базе и позволяющих решать широкий круг задач.

Кратко описываются модули, уже разработанные и отлаженные, приводится краткое описание разрабатываемых модулей. Описывается конструкция данной микро-ЭВМ.

Работа выполнена в Лаборатории вычислительной техники и автоматизации ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна 1985

Перевод О.С.Виноградовой

Anikhovskij V.E. et al.

P11-85-975

Universal 16-bit Microcomputer Based on I8086
Microprocessor (Technical Problems)
16-Bit Microcomputer. Reality and Prospects
(Technical Problems)

Technical realization of the 16-bit microcomputer based on I8086 microprocessor (national analog is КР810ВМ86) is described. The microcomputer is constructed as a few functional units, its modern electronic elements permit to perform a wide range of various works. The modules already developed and debugged are described as well as those in progress. The microcomputer design is described.

The investigation has been performed at the Laboratory of Computing Techniques and Automation, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna 1985