

705

ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ

Дубна

ЭКЗ НИТ. ЗАЛА

1705



Ю.Н. Денясов, В.М. Лачинов, В.И. Прилипко

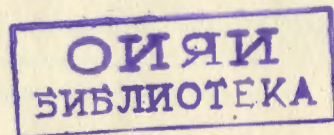
ЛАБОРАТОРИЯ ЯДЕРНЫХ ПРОБЛЕМ

БЫСТРОДЕЙСТВУЮЩИЕ ПЕРЕСЧЕТНЫЕ
СХЕМЫ НА ТУННЕЛЬНЫХ ДИОДАХ
И ТРАНЗИСТОРАХ

1964

Ю.Н. Денисов, В.М. Лачинов, В.И. Прилипо

БЫСТРОДЕЙСТВУЮЩИЕ ПЕРЕСЧЕТНЫЕ
СХЕМЫ НА ТУННЕЛЬНЫХ ДИОДАХ
И ТРАНЗИСТОРАХ



При решении широкого круга задач, связанных с автоматическим измерением частоты электрических сигналов, прецизионным измерением длительности коротких временных интервалов, увеличением скорости работы разнообразных дискретных систем автоматического регулирования и управления, высокочастотных следящих систем и т.д. необходимы двоичные и декадные пересчетные схемы с возможно большей скоростью счета. Особый интерес представляют десятичные пересчетные схемы, поскольку их использование в различных измерительных системах позволяет иметь цифровую индикацию результатов измерений в естественной десятичной системе счисления. В настоящее время имеются ламповые декады с максимальной скоростью счета $f_{\text{макс}} \approx 100 \text{ МГц}^{1/2}$, транзисторные десятичные пересчетные схемы с $f_{\text{макс}} \approx 20-25 \text{ МГц}$ и экспериментальные декадные пересчеты на туннельных диодах с $f_{\text{макс}} \approx 100-150 \text{ МГц}$. Однако все эти схемы имеют ряд существенных недостатков. Пересчетные декады на импульсных лампах имеют достаточно высокую скорость счета, но их габариты и потребляемая мощность очень велики. В быстрых декадах на туннельных диодах используются опытные полупроводниковые приборы, еще не получившие широкого распространения, а транзисторные декады имеют недостаточную для многих задач скорость счета.

В Лаборатории ядерных проблем Объединенного института ядерных исследований в течение ряда лет ведутся работы с целью увеличения быстродействия двоичных и десятичных пересчетных схем на полупроводниковых приборах. Одним из результатов этой работы явилось создание транзисторной декады, принципиальная схема которой показана на рис. 1. Декада построена по системе 1-2-4-8. Между первым и вторым триггерами введен усилитель, который дает возможность равномерно нагружать первую ячейку. Восьмой импульс поступает на четвертую ячейку через общий для третьего и четвертого триггеров вентиль. Это позволяет уменьшать задержку опрокидывания четвертого триггера.

Основная ячейка схемы - насыщенный триггер, в котором используются триоды с граничной частотой $\sim 200 \text{ МГц}$ с $\beta = 60-80$ и диоды Д18. Максимальная скорость счета декады составляет 30 МГц .

Одновременно с исследованием транзисторных десятичных пересчетных схем в Лаборатории разрабатывались двоичные делители частоты на туннельных диодах (ТД), обладающих большим быстродействием, чем полупроводниковые триоды. За основу была принята пересчетная схема с двумя последовательными туннельными диодами

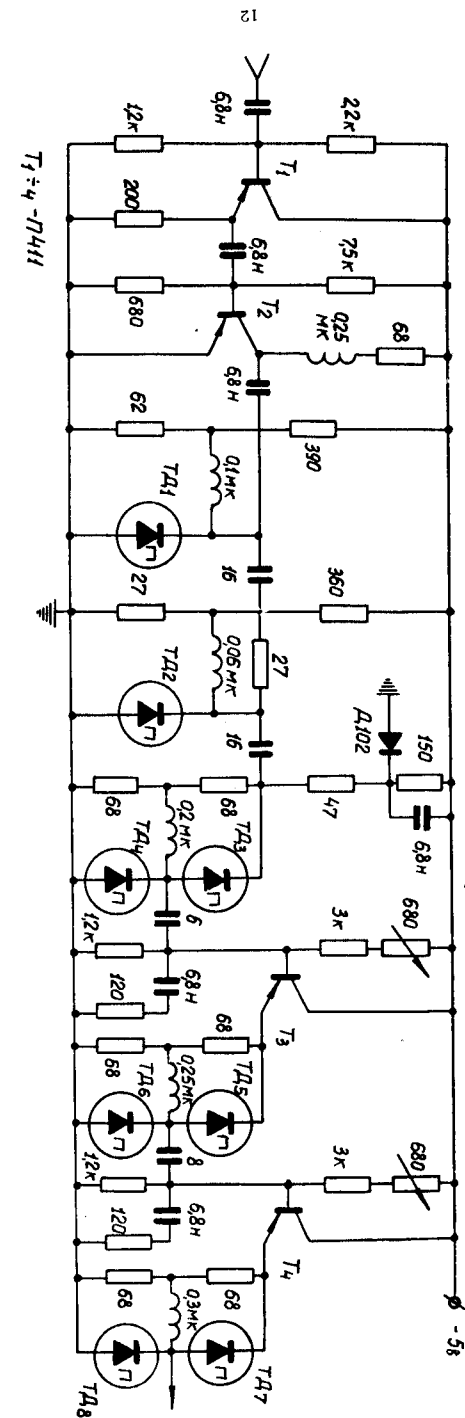
(см. рис. 2)^{/2/}. Двоичные пересчетные ячейки такого типа запускаются однополярными импульсами, удобны для каскадирования, и имеют достаточно высокое быстродействие^{/3/}. Анализ статического режима рассматриваемой двоичной ячейки, проводившийся графо-аналитическим методом, показывает, что необходимые для ее нормальной работы величины R , R_0 и E_n определяются параметрами ТД. Во всех описываемых ниже пересчетных схемах и схемах формирования запускающих импульсов используются ТД из арсенида галлия с $I_1 \approx 10$ ма, $I_2 \approx 0,7$ ма, $U_1 \approx 0,15$ в, $U_2 \approx 0,6$ в, $\zeta \approx 1,2$ в и $C \approx 5$ пф. Статическая вольт-амперная характеристика ТД этого типа показана на рис. 3 (кривая 1). Характеристика ТД, зашунтированного активным сопротивлением 68 ом, представлена на этом же рисунке (кривая 2). Следует отметить, что при шунтировании происходит смещение экстремальных точек (Е-В, Д-Г) результирующих вольт-амперных характеристик ТД. Экспериментальная проверка на многих ТД показала, что траектории перемещения этих экстремумов наилучшим образом аппроксимируются кубическими параболоми. Кривые 2 и 3 на рис. 3 представляют собой рабочие характеристики двух последовательно соединенных зашунтированных сопротивлениями ТД. Точки А и Б соответствуют двум устойчивым состояниям системы.

Взаимное расположение характеристик зависит от величины напряжения питания. Предельные положения этих характеристик, при которых в системе еще сохраняется только два устойчивых состояния равновесия (кривые 4 и 5), соответствуют минимальному и максимально допустимому напряжениям питания. Учет влияния сопротивления R_0 в схеме, показанной на рис. 2, приводит к следующим выражениям для предельных значений напряжения питания E_n :

$$E_{n \text{ макс.}} = U_2 \left(1 - \frac{1}{4} \sqrt{\frac{U_2}{I_1 R + U_1}} \right) \left(2 + \frac{R_0}{R} \right) + \left(I_2 + \frac{0,1 U_2}{R + \frac{U_1}{I_1}} \right) R_0,$$

$$E_{n \text{ мин.}} = U_1 \left(1 + \frac{1}{5} \sqrt{\frac{U_1}{I_1 R}} \right) \left(2 + \frac{R_0}{R} \right) + I_1 R_0.$$

На рис. 4 показаны области допустимых величин E_n для ряда значений сопротивлений R , рассчитанных по приведенным формулам для ТД с $I_1 = 9,25$ ма, $I_2 = 0,4$ ма, $U_1 = 0,15$ в и $U_2 = 0,58$ в. Экспериментальная проверка показала, что отличие реальных напряжений $E_{n \text{ мин}}$ и $E_{n \text{ макс}}$ от расчетных не превышает 10% при $R > \frac{U_2}{I_1}$. Последнее ограничение несущественно, поскольку шунтирующие сопротивления $I_1 R$ не следует выбирать меньше этой величины из-за значительного увеличения минимального тока и ухудшения надежности пересчета. Так как сопротивление R_0 в значительной степени определяет входное сопротивление пересчетной схемы, его величина должна выбираться по возможности большей.



на с рядом серьезных затруднений, представляется целесообразным создание комбинированной двоично-пятиричной схемы с двоичной ячейкой на ТД и транзисторного пересчета на пять. Один из способов создания транзисторной кольцевой пятиричной пересчетной схемы описан в работе^{15/}. Кольцевая схема (см. рис. 6) состоит из пяти токовых ключей. Переключаемые токи задаются эмиттерными сопротивлениями. Ток, протекающий через коллекторные сопротивления, например R_3 , далее может течь по трем ветвям - через триоды T_2, T_3 и через опорный диод D_1 . Если оба триода заперты, то ток течет через опорный диод D , создавая на базе триода T_1 напряжение смещения $U_1 = -I_{\Sigma} \cdot R_1$.

Когда один из триодов открыт, через него течет ток I_{Σ} и смещение на базе T_1 равно $U_2 = -(I_{\Sigma} - I_{\Sigma})R_1$. Если же открыты оба триода, то $U_3 = -(I_{\Sigma} - 2I_{\Sigma})R_1$. Пусть в начальный момент напряжения смещения на базах выходных триодов равны

$$U_1 = U_1; U_3 = U_3; U_5 = U_5; U_7 = U_7; \text{ и } U_9 = U_9.$$

Величина общего напряжения смещения на базах входных транзисторов T_2, T_4, T_6, T_8 и T_{10} зависит от полярности запускающих импульсов. Для положительных входных импульсов смещение выбирается равным $U_4 = \frac{U_1 + U_2}{2}$.

В ключах открыты триоды с большими отрицательными потенциалами на базах, то есть $T_1, T_4, T_6, T_8, T_{10}$. При подаче на базы входных триодов запускающих импульсов положительной полярности триод T_7 откроется, а T_8 - закроется, что приведет к изменению смещения на базах T_7 и T_5 . Когда входной импульс окончится, смещение на базах входных транзисторов опять станет равным U_4 , а выходных $U_1 = U_1; U_3 = U_3; U_5 = U_5; U_7 = U_1$ и $U_9 = U_3$.

Следовательно, открытыми будут триоды $T_1, T_4, T_6, T_7, T_{10}$.

После поступления на вход пяти импульсов схема придет в исходное состояние.

Достоинствами такого делителя являются его исключительная простота, очень высокое быстродействие и облегченные требования к запускающему сигналу.

Последовательное включение двоичной пересчетной схемы на ТД и рассмотренного кольцевого пятиричного пересчета позволяет создать декаду с максимальной скоростью счета до 180-200 Мгц. Принципиальная схема декады показана на рис. 7. Формирующая схема и двоичная пересчетная ячейка аналогичны рассмотренным выше. Сигнал с двоичной пересчетной схемы поступает на промежуточную формирующую схему. Через эмиттерный повторитель T_3 сигнал запускает двухстабильную схему на ТД₅, подобную схеме во входном формирователе, вырабатывающую прямоугольные импульсы с амплитудой 0,5в.

Эти импульсы через эмиттерный повторитель T_4 возбуждают усилитель T_5 , имею-

щий сильную отрицательную обратную связь за счет большого сопротивления в эмиттере, высокочастотную коррекцию и гальваническую связь через диод D_1 со входом кольцевого пятиричного пересчета.

В отсутствие сигнала триод T_5 почти закрыт и делитель из последовательно соединенных сопротивлений и диода D_1 задает смещение на базы входных триодов - 1,5 в. Амплитуда положительных запускающих импульсов во всем диапазоне рабочих частот составляет 0,8-0,7 в. Детали, используемые в пятиричной кольцевой пересчетной схеме, подобраны с точностью 1%. Опорные диоды с напряжением стабилизации 7в также подобраны с точностью в 1%. Триоды П410 имеют $U_{кз} > 7в, U_{эб} > 1в$ и $\beta > 50$. Кроме того, эти транзисторы отбирались по входным характеристикам в схеме с общим эмиттером.

Следует отметить, что в рассматриваемой кольцевой пересчетной схеме могут успешно применяться и другие типы триодов. Например, с транзисторами типа П403 и П418Б максимальная скорость счета декады составляла соответственно 100 Мгц и 140 Мгц. Используя описанную кольцевую пересчетную схему, можно построить пятирично-двоичный пересчет с быстродействием ~ 100 Мгц только на транзисторах типа П410.

При проверке и настройке высокочастотных схем на ТД и транзисторах необходим широкополосный осциллограф с большим коэффициентом усиления. Для этой цели может использоваться осциллограф С1-10 совместно с усилителем УЗ-5 (УР-4), имеющим полосу пропускаемых частот до 150 Мгц. Однако осциллограф С1-10 из-за недостаточно совершенной системы синхронизации не позволяет наблюдать периодические сигналы с частотой свыше нескольких Мгц. Для устранения этого недостатка был разработан синхронизатор на ТД, который обеспечил устойчивую синхронизацию наблюдаемого сигнала во всей полосе пропускаемых частот, то есть до 150 Мгц. Принципиальная схема синхронизатора показана на рис. 8. Релаксационный генератор на ТД генерирует прямоугольные импульсы с очень короткими фронтами (~ нсек), благодаря чему он жестко синхронизируется даже при относительно малых амплитудах входных сигналов (~ 0,1 в). Генератор обеспечивает на выходе прямоугольные импульсы с частотой ~ 20 кгц и амплитудой 0,9 в, что вполне достаточно для запуска развертки осциллографа. Во время работы синхронизатор практически не требует каких-либо подстроек. Устройство компактно монтируется и крепится непосредственно на входном разъеме тракта синхронизации осциллографа.

Таким образом, разработанные в лаборатории транзисторная декада на $f_{\text{макс}} = 30$ Мгц, двоичные пересчетные схемы на туннельных диодах и гибридный двоично-пятиричный пересчет на ТД и полупроводниковых триодах с $f_{\text{макс}} = 180-200$ М имеют достаточно высокие максимальные скорости счета и могут успешно использоваться в различных измерительных приборах и системах автоматики.

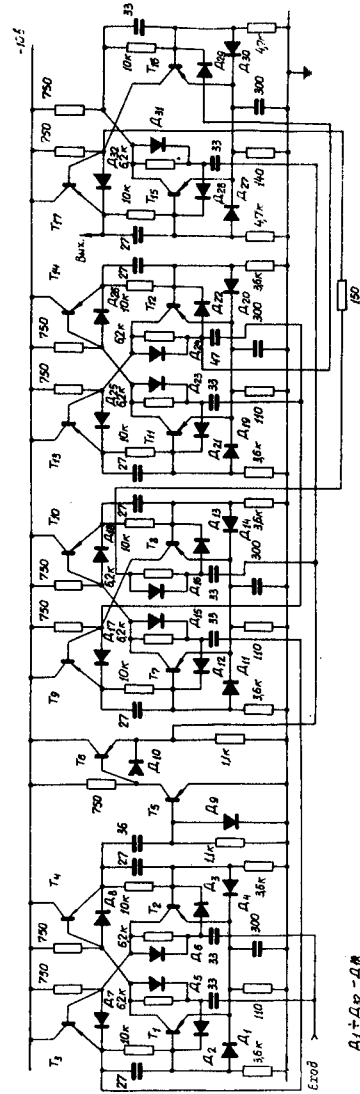
Например, транзисторная и гибридная декады могут существенно расширить возможности автоматических электронно-счетных частотомеров и прецизионных измерителей длительности временных интервалов. Применение разработанных пересчетных схем в системах автоматики позволяет увеличить скорость их работы и повысить точность регулирования или слежения.

В заключение авторы считают своим приятным долгом выразить благодарность П.П.Гавришу и А.Н.Кокореву за помощь в изготовлении описанных схем.

Л и т е р а т у р а

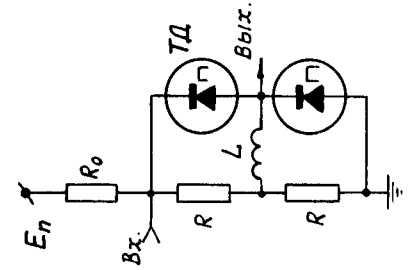
1. В.М.Лачинов, ПТЭ № 1, 53 (1963).
2. W.F.Chow, IRE Trans. EC, VEC-9, N 3, 295 (1960).
3. E.Boldinger, Nuclear Instr. and Methods 20, 309 (1963).
4. M.Cooperman, R.H.Bergman, Electronics 36, N 28, 42 (1963).
5. R.Engelman, Electronics 36, N 46, 19 (1963).

Рукопись поступила в издательский отдел
11 июня 1964 г.

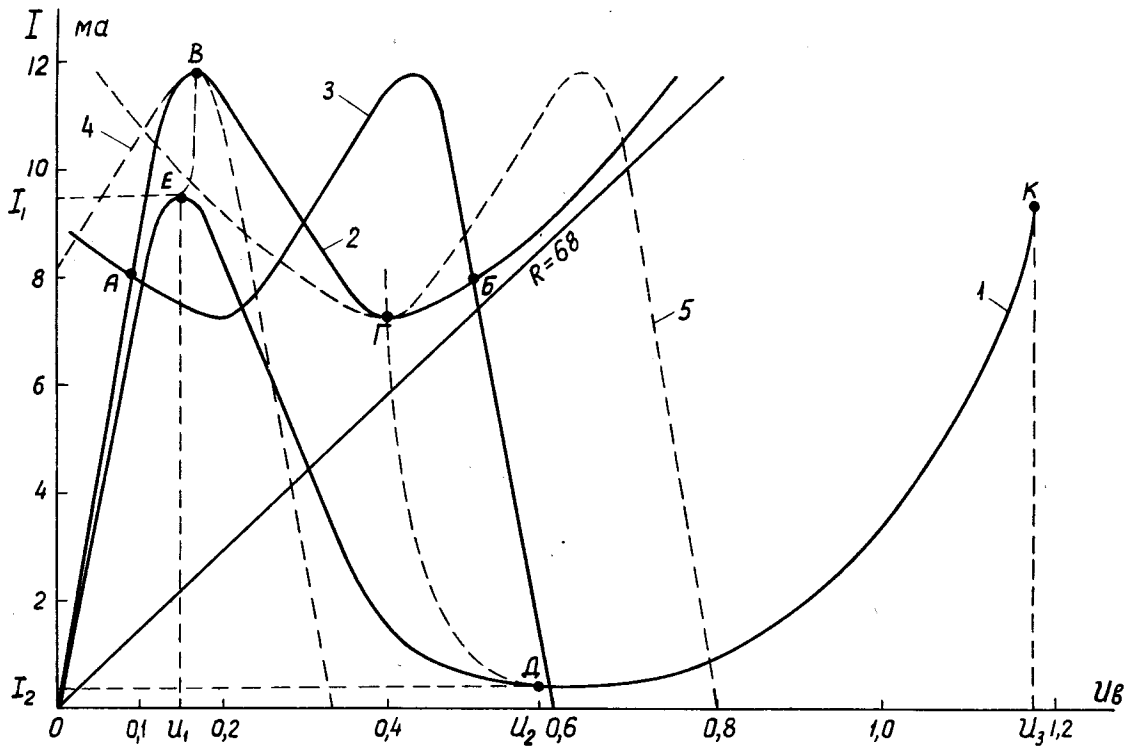


А1-А8 - Д8

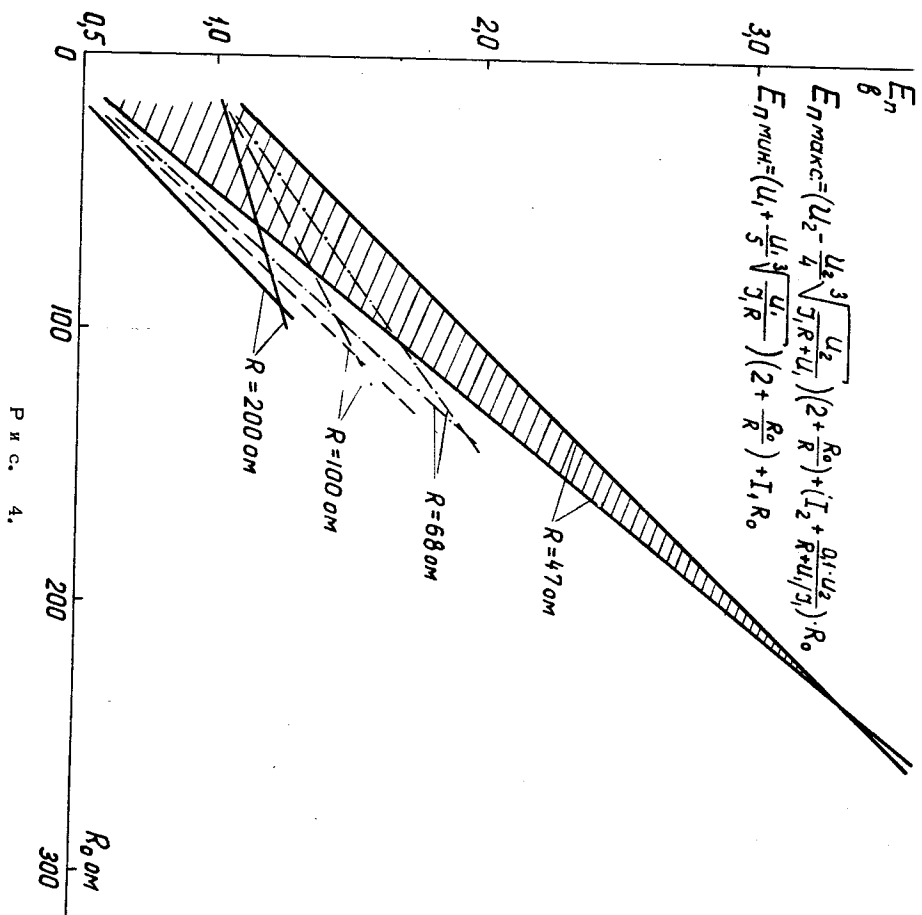
Р и с. 1.



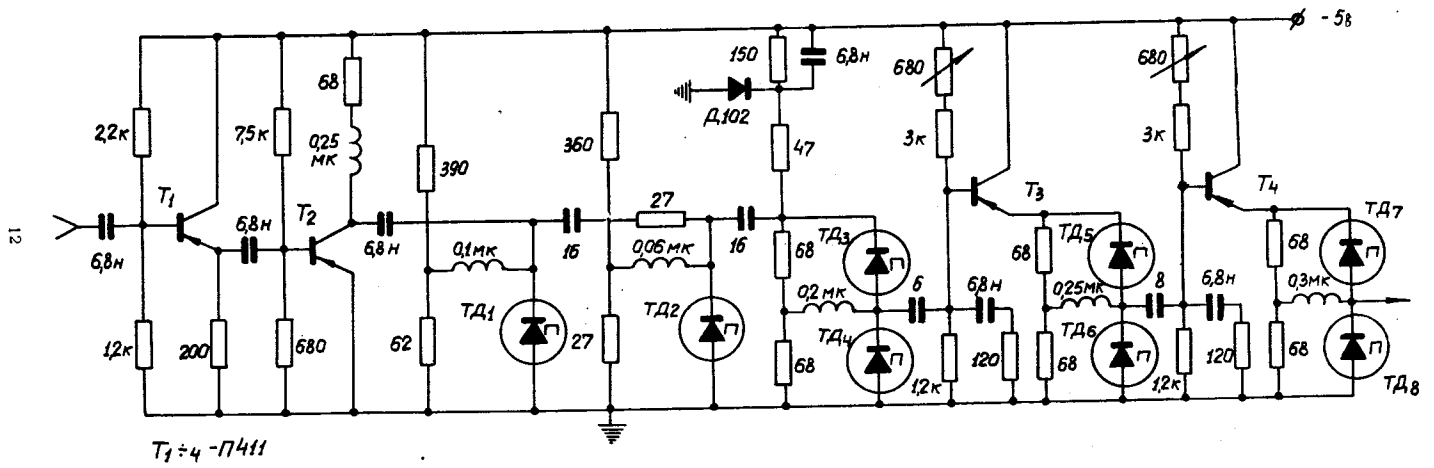
Р и с. 2.



Р и с. 3.

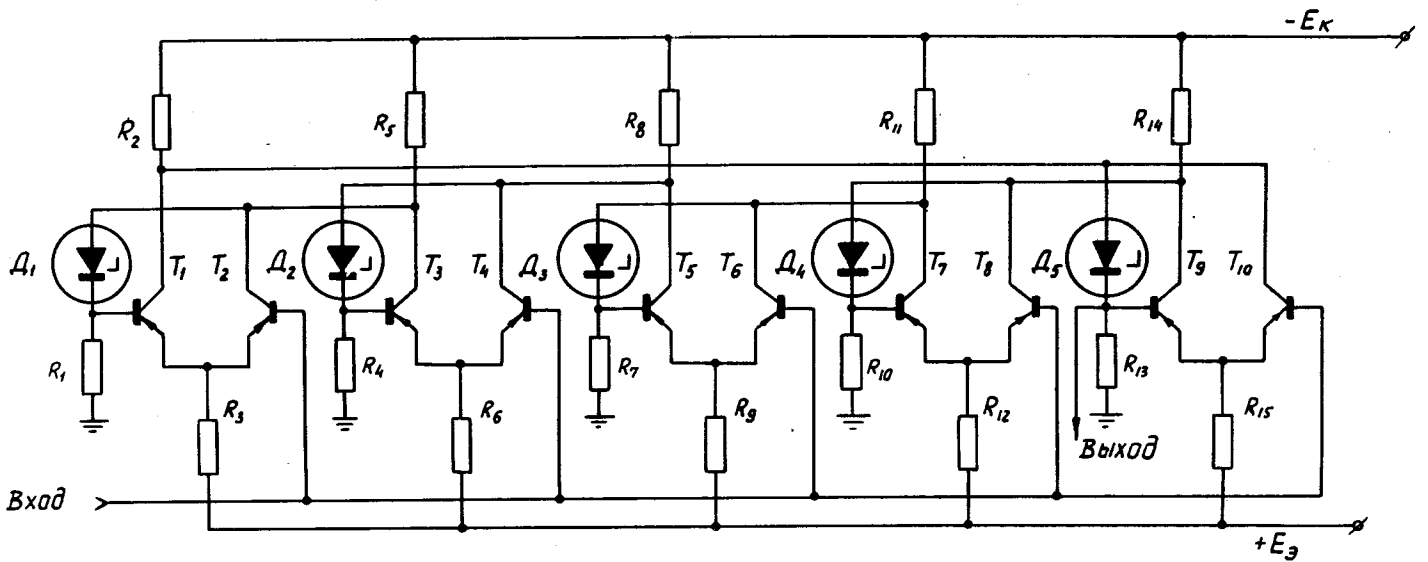


Р и с. 4.



Р и с. 5.

3U-301B

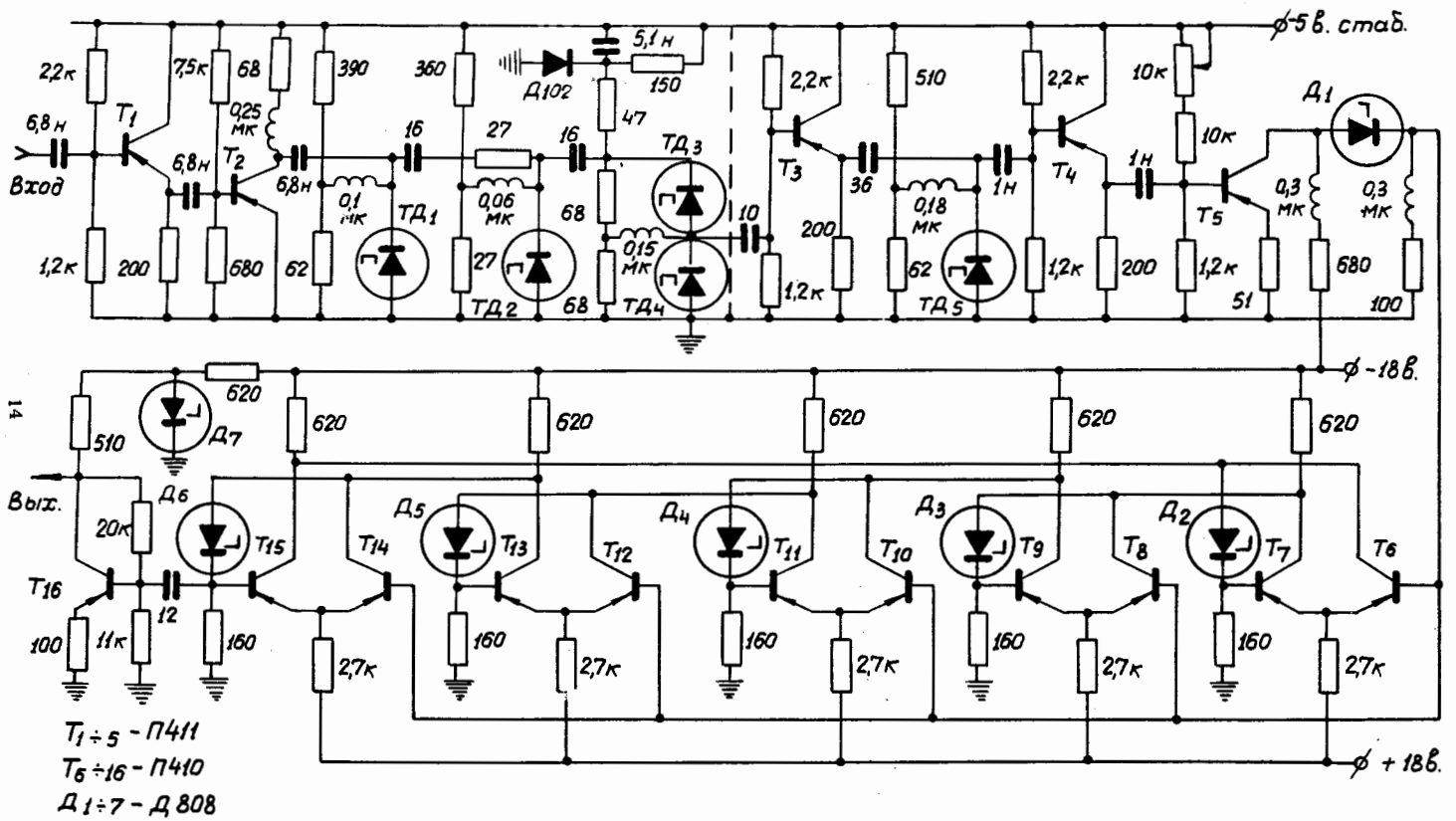


$$R_1 = R_4 = R_7 = R_{10} = R_{13}$$

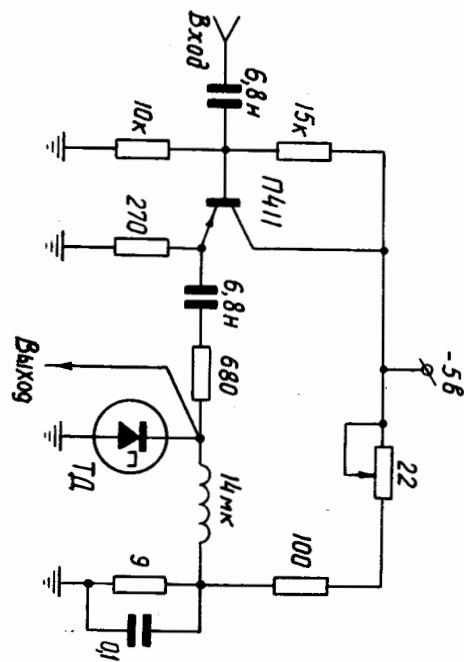
$$R_2 = R_5 = R_8 = R_{11} = R_{14}$$

$$R_3 = R_6 = R_9 = R_{12} = R_{15}$$

Р и с. 6.



Р и с. 7.



Р и с. 8.